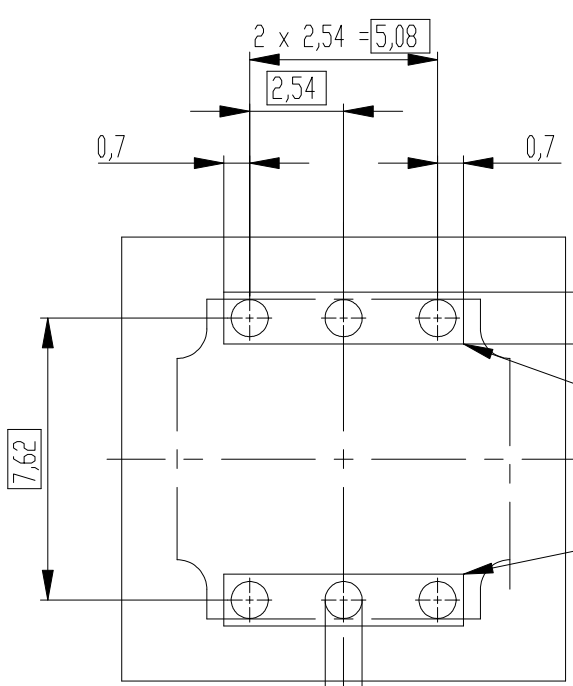


Leiterplattenbohrbild  
PCB drillhole pattern



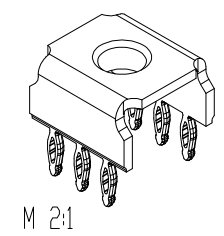
Dieser Bereich muß gleiches Potential auf der LP-Oberfläche haben  
This area must have same electrical potential on surface of PCB

Schichtaufbau im metallisiertem Loch siehe Zeichnung 164062 Nr. 6 / 114124

diameter of drilled hole see drawing 164062 No 6 / 114124

- 1)  $\phi 1,0^{+0,09}_{-0,06}$  Durchmesser des metallisierten Loches
- $\phi 1,0^{+0,09}_{-0,06}$  Diameter of finished plated-through hole

$\phi \emptyset 0,05$  1)  
alle Löcher/  
all holes



214787-E	M4
214796-E	M3
214797-E	6-32UNC
214798-E	8-32UNC
Id.-Nr.: Part No.	Gewinde Thread

Weitergabe sowie Vervielfältigung dieses Dokuments, Verrentung und Mitteilung seines Inhalts sind verboten, sowie nicht ausdrücklich gestattet. Zuwiderhandlungen verpflichten zu Schadenersatz. Alle Rechte für den Fall der Patent-, Gebrauchsmuster- oder Geschmuckenscheinverletzung vorbehalten. The reproduction, distribution and utilization of this document as well as the communication of its contents to others without express authorization is prohibited. Offenders will be held liable for the payment of damages. All rights reserved in the event of the grant of a patent, utility model or design.

Die deutsche Version dieser Zeichnung dient nur zur Erleichterung der Übersetzung. Bei Abweichungen von dem englischen Original gilt das englische Original. The german version of this drawing has been offered for convenience only and may deviate from the english original. In case of any deviation the English version shall prevail.

Dimension no.	Tolerances Dim. for Information ISO 8015	All Dimensions in mm	Scale 5:1	Material CuNi2Si Strip no.: 214376 Drawing without plating
Customer drawing: THIS DRAWING IS A CONTROLLED DOCUMENT.	Subject to modification without prior notice. Drawing will not be updated.		<b>ERNI-SVA 6-polig EE</b> <b>Power Bug 6 pin EE</b> <b>© 204820-E</b>	
TE Connectivity				
d	23.11.2020		Class	EPSVA
Index	Date			I A3