

## 产品特征

- 八位串行输入
- 八位串行或并行输出
- 拥有三态输出的存储寄存器
- 带有直接清零的移位寄存器
- 100MHz（典型值）的移位输出频率
- ESD 保护功能

## 应用范围

- 串并转换
- 遥控保持记忆装置

## 产品描述

74HC595D 是高速硅栅 CMOS 器件，接脚兼容低功耗肖特基 TTL 电路（LSTTL）。它符合 JEDEC 标准 no.7A。

74HC595D 由八段带有存储寄存器和三态输出的串行移位寄存器组成。而移位寄存器和存储寄存器拥有分开的时钟。

数据在移位时钟 SH\_CP 的上升沿到来时进行移位传输，而在存储时钟 ST\_CP 的上升沿到来时由移位寄存器传输到存储寄存器。如果把两个时钟接在一起，那么移位寄存器上的数据总是比存储寄存器提前一个时钟脉冲的时间

移位寄存器有一个串行输入端（DS）和一个作为级联的串行输出端（Q7'），同时拥有一个异步的复位端（低电平有效）。存储寄存器有八位并行的带有三态输出的总线驱动输出端，当输出使能端（OE）为低电平时，输出端为正常输出，反之，OE 为高电平时，输出为高阻关闭状态。

## 功能表

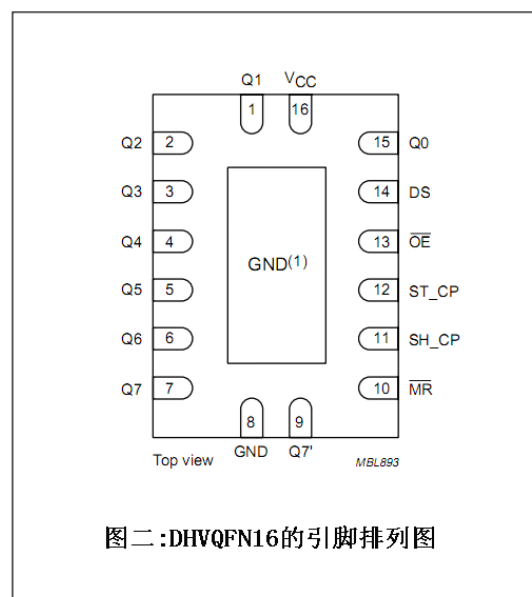
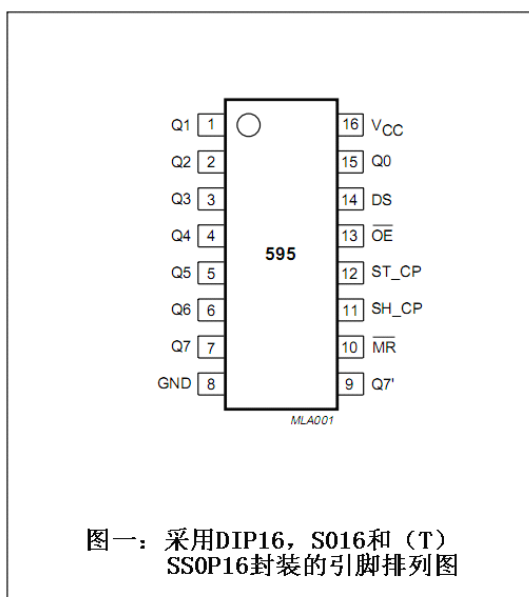
输入					输出		功能
SH_CP	ST_CP	$\overline{OE}$	$\overline{MR}$	DS	Q7'	Qn	
×	×	L	L	×	L	n.c	$\overline{MR}$ 为低电平时仅使移位寄存器复位
×	↑	L	L	×	L	L	移位寄存器把空值传到存储寄存器
×	×	H	L	×	L	Z	移位寄存器清零；并行输出端处于高阻关闭状态
↑	×	L	H	H	Q6'	n.c	逻辑高电平由输入传输到第 0 段移位寄存器；所有移位寄存器的数据在移位时钟作用下依次后传
×	↑	L	H	×	n.c,	Qn'	所有移位寄存器的数据在存储时钟的作用下传输到对应的存储寄存器中
↑	↑	L	H	×	Q6'	Qn'	移位寄存器依次后传；同时移位寄存器把前一个状态传输到对应的存储寄存器和输出

**注:** H=高电平    L=低电平    ↓下降沿    ↑上升沿

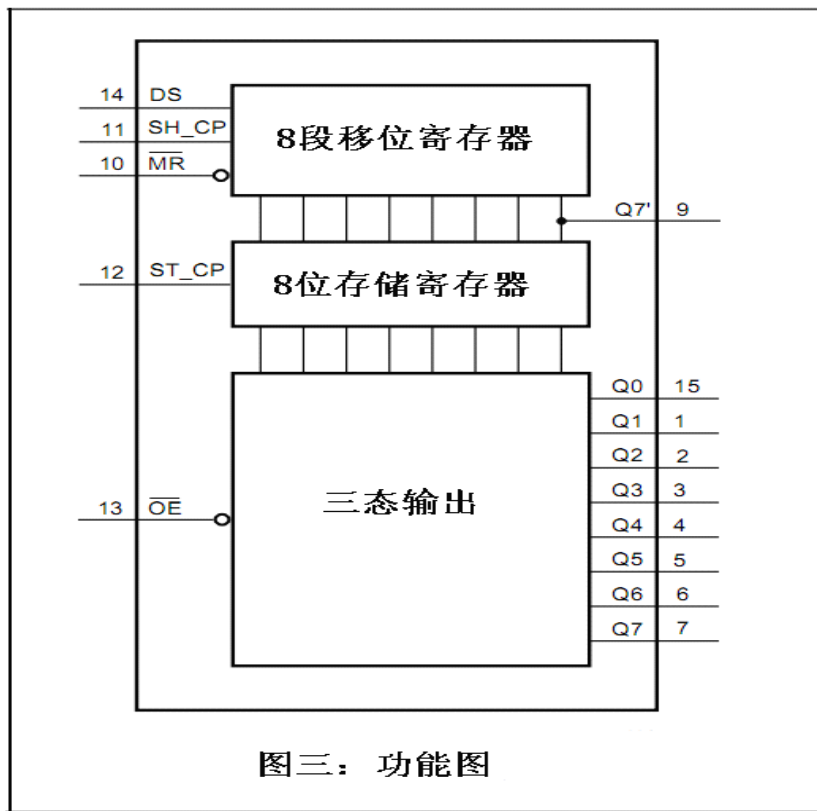
Z=高阻关闭状态    n.c.=无变化    X=无关量

## 引脚说明

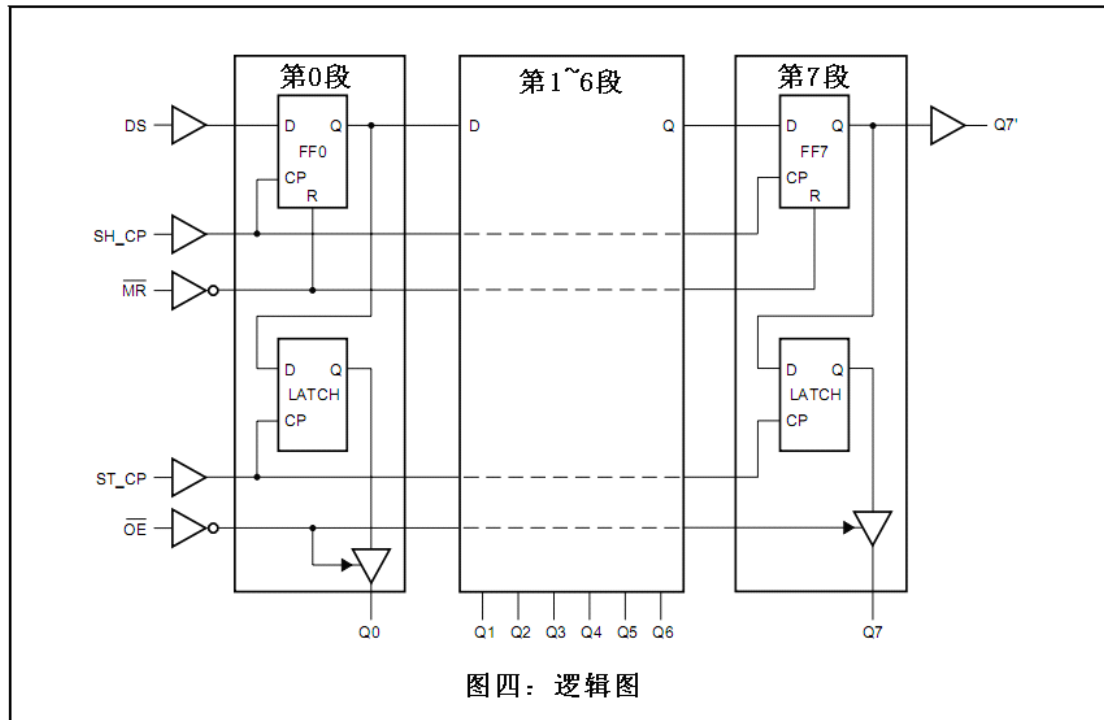
引脚	符号	描述
1	Q1	并行输出端
2	Q2	并行输出端
3	Q3	并行输出端
4	Q4	并行输出端
5	Q5	并行输出端
6	Q6	并行输出端
7	Q7	并行输出端
8	GND	地 (0 V)
9	Q7'	串行输出端
10	$\overline{\text{MR}}$	主复位 (低电平有效)
11	SH_CP	移位寄存器时钟输入端
12	ST_CP	存储寄存器时钟输入端
13	$\overline{\text{OE}}$	输出使能端 (低电平有效)
14	DS	串行输入端
15	Q0	并行输出端
16	Vcc	电源



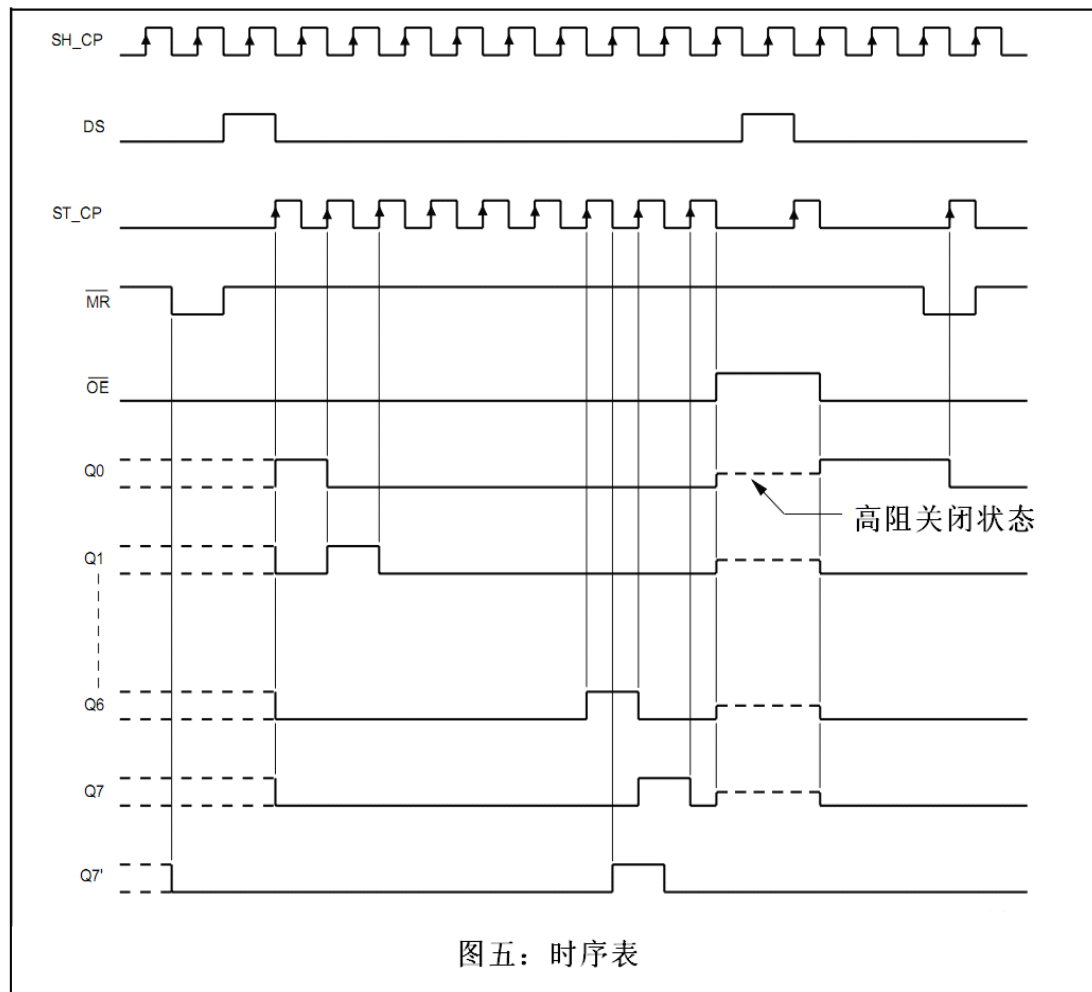
功能图



逻辑图



## 时序表



## 极限值

符号	参数	测试条件	最小值	最大值	单位
V <sub>cc</sub>	电源电压		-0.5	7.0	V
I <sub>IK</sub>	输入二极管电流	V <sub>I</sub> < -0.5V 或者 V <sub>I</sub> > V <sub>cc</sub> + 0.5V	—	± 20	mA
I <sub>OK</sub>	输出二极管电流	V <sub>O</sub> < -0.5V 或者 V <sub>O</sub> > V <sub>cc</sub> + 0.5V	—	± 20	mA
I <sub>o</sub>	输出灌电流或拉电流	-0.5V < V <sub>O</sub> < V <sub>cc</sub> + 0.5V	—	—	—
		Q' 标准输出	—	± 25	mA
		Q0~Q7 总线驱动输出	—	± 35	mA
I <sub>cc</sub> , I <sub>GND</sub>	V <sub>cc</sub> , GND 电流		—	± 70	mA
T <sub>stg</sub>	存储温度		-65	+150	°C
P <sub>tot</sub>	功耗	T <sub>amb</sub> = -40 to 125°C	—	500	mW

## 直流参数

符号	参数	测试条件		最小值	典型值	最大值	单位
		其他	Vcc (V)				
<b>环境温度: -40 ~ +125 °C; 所有的典型值都是在 25°C 下测得的</b>							
VIH	输入高电平电压		2.0	1.5	1.2	—	V
			4.5	3.15	2.4	—	V
			6.0	4.2	3.2	—	V
VIL	输入低电平电压		2.0	—	0.8	0.5	V
			4.5	—	2.1	1.35	V
			6.0	—	2.8	1.8	V
VOH	输出高电平电压	VI=VIH 或 VIL					
		所有输出端 Io=-20uA	2.0	1.9	2.0	—	V
			4.5	4.4	4.5	—	V
			6.0	5.9	6.0	—	V
		Q7' 标准输出端 Io=-4.0mA	4.5	3.84	4.32	—	V
			6.0	5.34	5.81	—	V
		Qn 总线驱动输出 Io=-6.0mA	4.5	3.84	4.32	—	V
			6.0	5.34	5.81	—	V
VOL	输出低电平电压	VI=VIH 或 VIL					
		所有输出端 Io=20uA	2.0	—	0	0.1	V
			4.5	—	0	0.1	V
			6.0	—	0	0.1	V
		Q7' 标准输出端 Io=-4.0mA	4.5	—	0.15	0.33	V
			6.0	—	0.16	0.33	V
		Qn 总线驱动输出 Io=-6.0mA	4.5	—	0.16	0.33	V
			6.0	—	0.16	0.33	V
ILI	输入峰值电流	VI=Vcc 或 GND	6.0	—	—	±1.0	uA
Ioz	输出三态高阻态电流	VI=VIH 或 VIL Vo=Vcc 或 GND	6.0	—	—	±5.0	uA
Icc	静态电源电流	VI=Vcc 或 GND Io=0	6.0	—	—	80	uA

符号	参数	测试条件		最小值	典型值	最大值	单位
		其他	Vcc (V)				
<b>环境温度: -40 ~ +125 °C;</b>							
VIH	输入高电平电压		2.0	1.5	—	—	V
			4.5	3.15	—	—	V
			6.0	4.2	—	—	V
VIL	输入低电平电压		2.0	—	—	0.5	V
			4.5	—	—	1.35	V
			6.0	—	—	1.8	V
VOH	输出高电平电压	VI=VIH 或 VIL					
		所有输出端 Io=-20uA	2.0	1.9	—	—	V
			4.5	4.4	—	—	V
			6.0	5.9	—	—	V
		Q7' 标准输出端 Io=-4.0mA	4.5	3.7	—	—	V
		Io=-5.2mA	6.0	5.2	—	—	V
Qn 总线驱动输出 Io=-6.0mA	4.5	3.7	—	—	V		
	Io=-7.8mA	6.0	5.2	—	—	V	
VOL	输出低电平电压	VI=VIH 或 VIL					
		所有输出端 Io=20uA	4.5	—	—	0.1	V
		Q7' 标准输出端 Io=-4.0mA	4.5	—	—	0.4	V
		Qn 总线驱动输出 Io=-6.0mA	4.5	—	—	0.4	V
ILI	输入峰值电流	VI=Vcc 或 GND	5.5	—	—	±1.0	uA
Ioz	输出三态高阻态电流	VI=VIH 或 VIL Vo=Vcc 或 GND	5.5	—	—	±10.0	uA
Icc	静态电源电流	VI=Vcc 或 GND Io=0	5.5	—	—	160	uA

## 交流参数

GND=0V;  $t_r=t_f=6ns$ ;  $CL=50pF$

符号	参数	测试条件		最小值	典型值	最大值	单位
		波形	Vcc (V)				
<b>环境温度: 25 °C;</b>							
$t_{PHL}/t_{PLH}$	SH_CP 到 Q7' 的传输延迟时间	参看图六	2.0	—	52	160	ns
			4.5	—	19	32	ns
			6.0	—	15	27	ns
	ST_CP 到 Qn 的传输延迟时间	参看图七	2.0	—	55	175	ns
			4.5	—	20	35	ns
			6.0	—	16	30	ns
$t_{PHL}$	MR 到 Q7' 的传输延迟时间	参看图九	2.0	—	47	175	ns
			4.5	—	17	35	ns
			6.0	—	14	30	ns
$t_{PZH}/t_{PZL}$	OE使 Qn 端由高阻态到使能输出时间	参看图十	2.0	—	47	150	ns
			4.5	—	17	30	ns
			6.0	—	14	26	ns
$t_{PHZ}/t_{PLZ}$	OE使 Qn 端由使能输出到高阻态时间	参看图十	2.0	—	41	150	ns
			4.5	—	15	30	ns
			6.0	—	12	26	ns
$t_w$	移位时钟脉冲宽度 (高电平或低电平)	参看图六	2.0	75	17	—	ns
			4.5	15	6	—	ns
			6.0	13	5	—	ns
	存储时钟脉冲宽度 (高电平或低电平)	参看图七	2.0	75	11	—	ns
			4.5	15	4	—	ns
			6.0	13	3	—	ns
	主复位脉冲宽度 (低电平)	参看图九	2.0	75	17	—	ns
			4.5	15	6.0	—	ns
			6.0	13	5.0	—	ns
$t_{su}$	DS 到 SH_CP 的建立时间	参看图八	2.0	50	11	—	ns
			4.5	10	4.0	—	ns
			6.0	9.0	3.0	—	ns
	SH_CP 到 ST_CP 的建立时间	参看图七	2.0	75	22	—	ns
			4.5	15	8	—	ns
			6.0	13	7	—	ns
$t_h$	DS 到 SH_CP 的保持时间	参看图八	2.0	+3	-6	—	ns
			4.5	+3	-2	—	ns
			6.0	+3	-2	—	ns

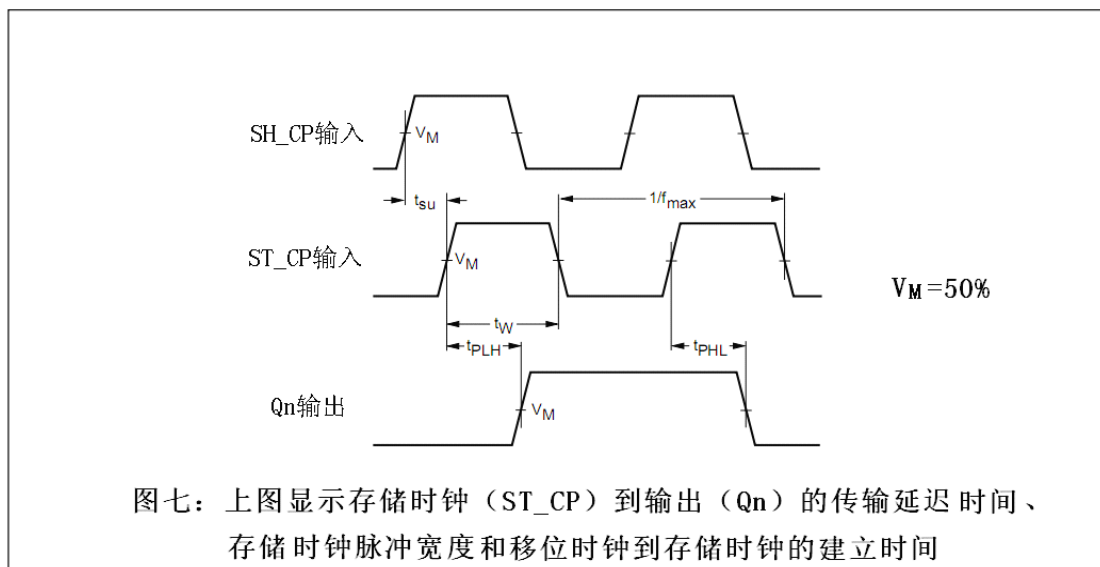
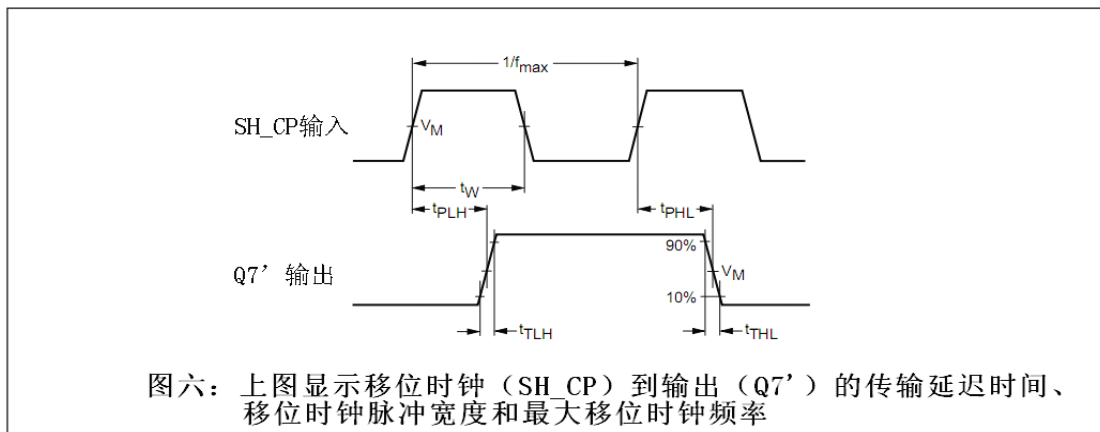
符号	参数	测试条件		最小值	典型值	最大值	单位
		波形	Vcc (V)				
trem	MR使 SH_CP 复位的时间	参看图九	2.0	+50	-19	—	ns
			4.5	+10	-7	—	ns
			6.0	+9	-6	—	ns
fmax	SH_CP 或 ST_CP 的最小时钟脉宽	参看图六和图七	2.0	9	30	—	MHz
			4.5	30	91	—	MHz
			6.0	35	108	—	MHz
<b>环境温度: -40 ~ +85 °C;</b>							
t <sub>PHL</sub> /t <sub>PLH</sub>	SH_CP 到 Q7' 的传输延迟时间	参看图六	2.0	—	—	200	ns
			4.5	—	—	40	ns
			6.0	—	—	34	ns
	ST_CP 到 Qn 的传输延迟时间	参看图七	2.0	—	—	220	ns
			4.5	—	—	44	ns
			6.0	—	—	37	ns
t <sub>PHL</sub>	MR到 Q7' 的传输延迟时间	参看图九	2.0	—	—	220	ns
			4.5	—	—	44	ns
			6.0	—	—	37	ns
t <sub>PZI</sub> /t <sub>PZ</sub>	OE使 Qn 端由高阻态到使能输出时间	参看图十	2.0	—	—	190	ns
			4.5	—	—	38	ns
			6.0	—	—	33	ns
t <sub>PHZ</sub> /t <sub>PLZ</sub>	OE使 Qn 端由使能输出到高阻态时间	参看图十	2.0	—	—	190	ns
			4.5	—	—	38	ns
			6.0	—	—	33	ns
t <sub>w</sub>	移位时钟脉冲宽度 (高电平或低电平)	参看图六	2.0	95	—	—	ns
			4.5	19	—	—	ns
			6.0	16	—	—	ns
	存储时钟脉冲宽度 (高电平或低电平)	参看图七	2.0	95	—	—	ns
			4.5	19	—	—	ns
			6.0	16	—	—	ns
	主复位脉冲宽度 (低电平)	参看图九	2.0	95	—	—	ns
			4.5	19	—	—	ns
			6.0	16	—	—	ns
t <sub>su</sub>	DS 到 SH_CP 的建立时间	参看图八	2.0	65	—	—	ns
			4.5	13	—	—	ns
			6.0	11	—	—	ns
	SH_CP 到 ST_CP 的建立时间	参看图七	2.0	95	—	—	ns
			4.5	19	—	—	ns
			6.0	16	—	—	ns

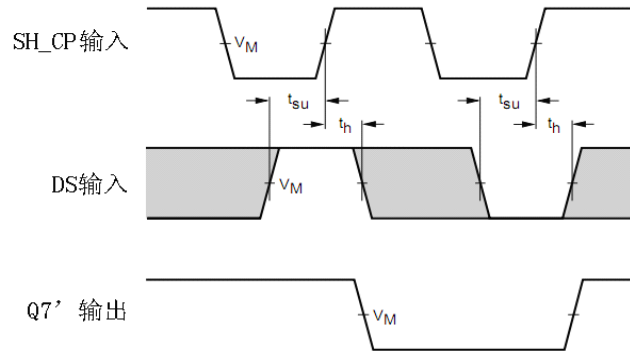


符号	参数	测试条件		最小值	典型值	最大值	单位
		波形	V <sub>CC</sub> (V)				
t <sub>h</sub>	DS 到 SH_CP 的保持时间	参看图八	2.0	3	—	—	ns
			4.5	3	—	—	ns
			6.0	3	—	—	ns
t <sub>rem</sub>	MR 使 SH_CP 复位的时间	参看图九	2.0	65	—	—	ns
			4.5	13	—	—	ns
			6.0	11	—	—	ns
f <sub>max</sub>	SH_CP 或 ST_CP 的最小时钟脉冲宽度	参看图六和图七	2.0	4.8	—	—	MHz
			4.5	24	—	—	MHz
			6.0	28	—	—	MHz
<b>环境温度: -40 ~ +125 °C;</b>							
t <sub>PHL</sub> /t <sub>PLH</sub>	SH_CP 到 Q7' 的传输延迟时间	参看图六	2.0	—	—	240	ns
			4.5	—	—	48	ns
			6.0	—	—	41	ns
	ST_CP 到 Qn 的传输延迟时间	参看图七	2.0	—	—	265	ns
			4.5	—	—	53	ns
			6.0	—	—	45	ns
t <sub>PHL</sub>	MR 到 Q7' 的传输延迟时间	参看图九	2.0	—	—	265	ns
			4.5	—	—	53	ns
			6.0	—	—	45	ns
t <sub>PZH</sub> /t <sub>PZL</sub>	OE 使 Qn 端由高阻态到使能输出时间	参看图十	2.0	—	—	225	ns
			4.5	—	—	45	ns
			6.0	—	—	35	ns
t <sub>PHZ</sub> /t <sub>PLZ</sub>	OE 使 Qn 端由使能输出到高阻态时间	参看图十	2.0	—	—	225	ns
			4.5	—	—	45	ns
			6.0	—	—	35	ns
t <sub>w</sub>	移位时钟脉冲宽度 (高电平或低电平)	参看图六	2.0	110	—	—	ns
			4.5	22	—	—	ns
			6.0	19	—	—	ns
	存储时钟脉冲宽度 (高电平或低电平)	参看图七	2.0	110	—	—	ns
			4.5	22	—	—	ns
			6.0	19	—	—	ns
	主复位脉冲宽度 (低电平)	参看图九	2.0	110	—	—	ns
			4.5	22	—	—	ns
			6.0	19	—	—	ns
t <sub>su</sub>	DS 到 SH_CP 的建立时间	参看图八	2.0	75	—	—	ns
			4.5	15	—	—	ns
			6.0	13	—	—	ns

符号	参数	测试条件		最小值	典型值	最大值	单位
		波形	V <sub>cc</sub> (V)				
t <sub>su</sub>	SH_CP 到 ST_CP 的建立时间	参看图七	2.0	110	—	—	ns
			4.5	22	—	—	ns
			6.0	19	—	—	ns
t <sub>h</sub>	DS 到 SH_CP 的保持时间	参看图八	2.0	3	—	—	ns
			4.5	3	—	—	ns
			6.0	3	—	—	ns
t <sub>rem</sub>	MR 使 SH_CP 复位的时间	参看图九	2.0	75	—	—	ns
			4.5	15	—	—	ns
			6.0	13	—	—	ns
f <sub>max</sub>	SH_CP 或 ST_CP 的最小时钟脉冲宽度	参看图六和图七	2.0	4	—	—	MHz
			4.5	20	—	—	MHz
			6.0	24	—	—	MHz

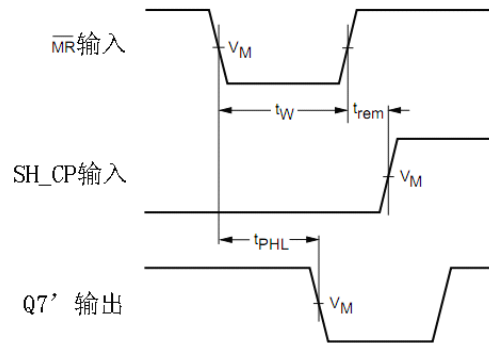
**交流波形**



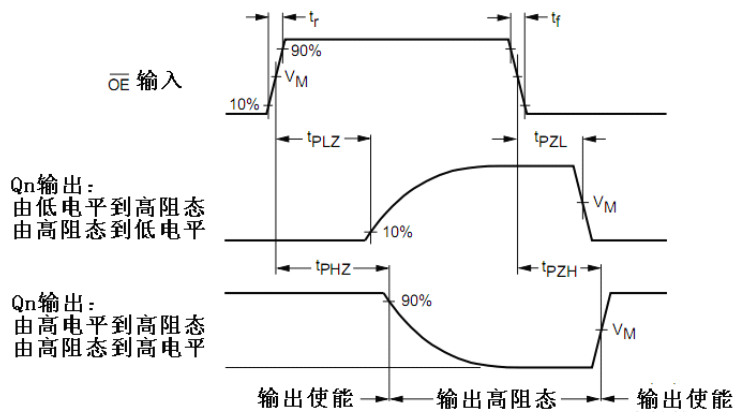


阴影部分表示此时的输入信号对输出是没有影响的。

图八：上图显示DS输入的建立和保持时间



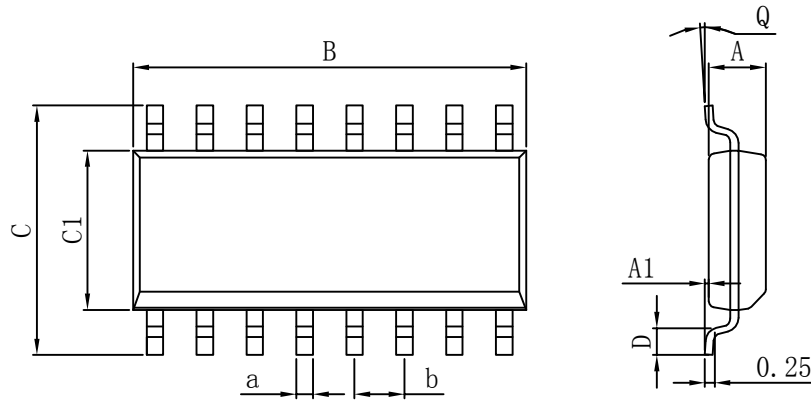
图九：上图显示的是主复位 ( $\overline{MR}$ ) 脉冲宽度、主复位到输出 ( $Q7'$ ) 的传输延迟时间和主复位到移位时钟 ( $SH\_CP$ ) 的复位时间



图十：上图显示三态输出随输出使能端的变化时间

## 封装外形

SOP14



Dimensions In Millimeters					
Symbol :	Min :	Max :	Symbol :	Min :	Max :
A	4.520	4.620	D	0.400	0.950
A1	0.100	0.250	Q	0°	8°
B	8.500	9.000	a	0.420TYP	
C	5.800	6.250	b	1.270 TYP	
C1	3.800	4.000			