

### 特性

- 带集成光学元件的3.8 mm × 5.0 mm × 0.9 mm模块
- 1个蓝光LED、1个红外LED和2个光电二极管
- 2个用于其他传感器（例如，CO和温度）的外部输入
- 三个370 mA LED驱动器
- 20位突发累加器支持每个采样周期20位
- 板载采样至采样累加器支持每次读取数据高达27位
- 针对信号受限情况优化SNR
- I<sup>2</sup>C或SPI通信

### 应用

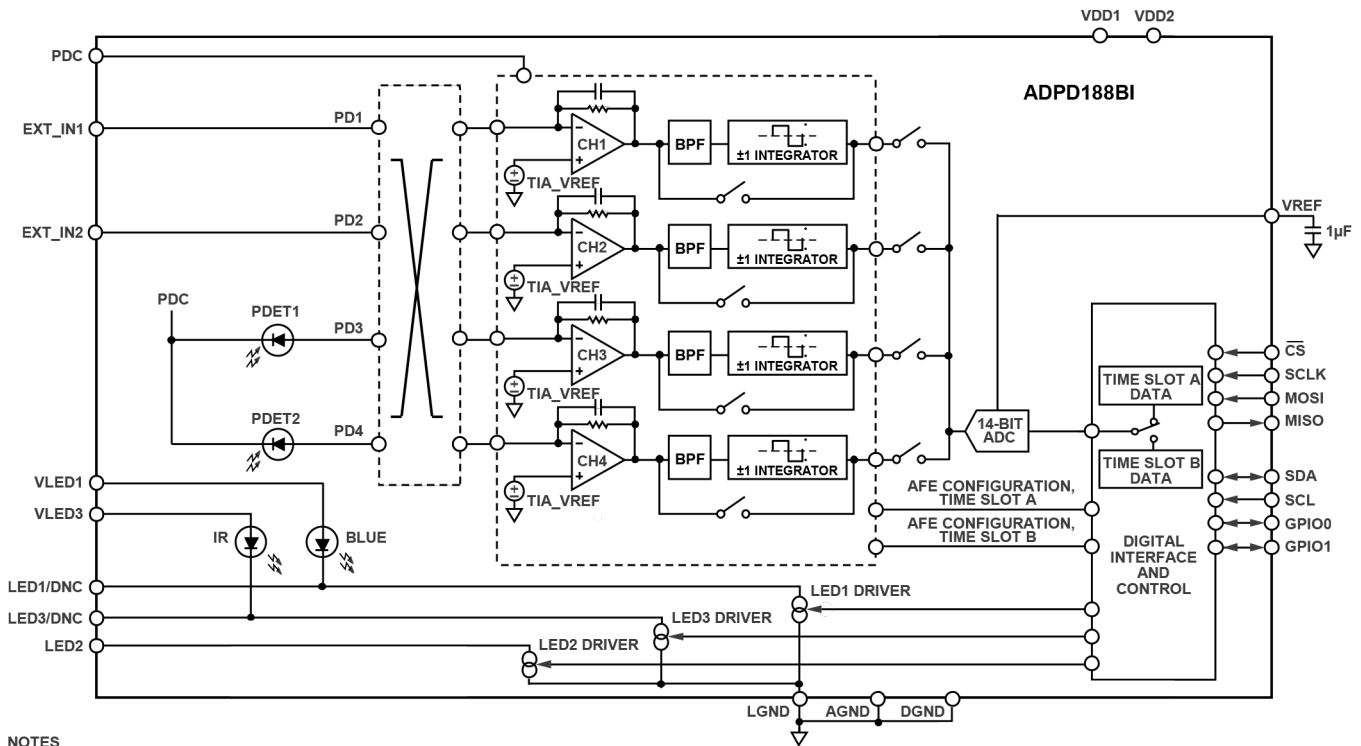
烟雾检测

### 概述

ADPD188BI是完整的光电式测量系统，适合采用光学双波长技术的烟雾检测应用。该模块集成一个高效率光电式测量前端、两个发光二极管(LED)和两个光电二极管(PD)。这些器件采用定制化封装，来防止光线未通过烟雾检测室而从LED直接射入光电二极管。

特定应用集成电路(ASIC)前端由控制模块、带20位突发累加器的14位模数转换器(ADC)和三个灵活的独立配置LED驱动器组成。控制电路包括灵活的LED信号传输和同步检测。由于环境光通常引起调制干扰，模拟前端(AFE)可提供一流的环境光抑制性能。数据输出和功能配置通过1.8 V I<sup>2</sup>C接口或串行外设接口(SPI)端口进行。

### 功能框图



NOTES  
1. DNC = DO NOT CONNECT. DO NOT CONNECT TO THIS PIN WHEN USING INTERNAL LEADS.

图1.

### Rev. 0

### Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
Tel: 781.329.4700 ©2018 Analog Devices, Inc. All rights reserved.  
Technical Support [www.analog.com/cn](http://www.analog.com/cn)

## 目录

特性 .....	1	SPI端口 .....	21
应用 .....	1	应用信息 .....	23
概述 .....	1	典型连接图 .....	23
功能框图 .....	1	焊盘图形 .....	23
修订历史 .....	2	建议启动时序 .....	23
技术规格 .....	3	读取数据 .....	24
模拟规格 .....	5	时钟与时序校准 .....	25
数字规格 .....	6	GPIO0和GPIO1提供的可选时序信号 .....	26
时序规格 .....	7	LED驱动器引脚和LED电源电压 .....	27
绝对最大额定值 .....	9	LED驱动器操作 .....	27
热阻 .....	9	确定平均电流 .....	28
推荐的焊接温度曲线 .....	9	确定 $C_{VLED}$ .....	28
ESD警告 .....	9	使用外部LED .....	29
引脚配置和功能描述 .....	10	计算功耗 .....	29
典型性能参数 .....	11	TIA ADC模式 .....	30
工作原理 .....	14	悬空模式 .....	33
简介 .....	14	寄存器列表 .....	40
光学元件 .....	14	LED控制寄存器 .....	44
双时隙操作 .....	15	AFE配置寄存器 .....	46
时隙开关 .....	16	悬空模式寄存器 .....	49
可调采样频率 .....	17	系统寄存器 .....	52
外部同步触发采样 .....	17	ADC寄存器 .....	56
状态机工作情况 .....	17	数据寄存器 .....	57
正常工作模式和数据流 .....	18	外形尺寸 .....	58
通信接口 .....	20	订购指南 .....	58
I <sup>2</sup> C接口 .....	20		

## 修订历史

2018年6月—修订版0：初始版

## 技术规格

除非另有说明，施加于VDD1和VDD2引脚的电压( $V_{DD}$ ) = 1.8 V， $T_A$  = 全工作温度范围。

表1.

参数	测试条件/注释	最小值	典型值	最大值	单位
功耗	相关公式参见“计算功耗”部分				
峰值 $V_{DD}$ 电源电流	单通道（寄存器0x3C的位[8:3] = 0x38）		4.5		mA
$V_{DD}$ 待机电流			0.3		$\mu$ A
平均 $V_{DD}$ 电源电流	1 Hz数据速率；LED偏移 = 25 $\mu$ s；LED脉冲周期( $t_{LED\_PERIOD}$ ) = 15 $\mu$ s；LED峰值电流 = 100 mA				
1脉冲	仅时隙A		0.8		$\mu$ A
	仅时隙B		0.7		$\mu$ A
	时隙A和时隙B		1.0		$\mu$ A
16脉冲	仅时隙A		1.9		$\mu$ A
	仅时隙B		1.8		$\mu$ A
	时隙A和时隙B		3.3		$\mu$ A
平均 $V_{LED}$ 电源电流	1 Hz数据速率；LED峰值电流 = 100 mA，2 $\mu$ s LED脉冲				
1脉冲			0.2		$\mu$ A
16脉冲			3.2		$\mu$ A
饱和照度 <sup>1</sup>	黑体色温( $T = 5500$ K) <sup>2</sup> ，PDET1和PDET2复用到单通道（1.2 mm <sup>2</sup> 有效面积）				
直接照明	互阻放大器(TIA)增益 = 25k $\Omega$		13.0		kLux
	TIA增益 = 50 k $\Omega$		6.5		kLux
	TIA增益 = 100 k $\Omega$		3.25		kLux
	TIA增益 = 200 k $\Omega$		1.63		kLux
数据采集					
ADC分辨率	单脉冲		14		Bits
每样本	64个脉冲到255个脉冲		20		Bits
每次数据读取	64个脉冲到255个脉冲；平均128个样本		27		Bits
LED周期	AFE宽度 = 4 $\mu$ s <sup>3</sup>	13	19		$\mu$ s
	AFE宽度 = 3 $\mu$ s	11	17		$\mu$ s
采样频率 <sup>4</sup>	时隙A或时隙B；正常模式；1脉冲；SLOTA_LED_OFFSET = 23 $\mu$ s；SLOTA_PERIOD = 19 $\mu$ s	0.122		2000	Hz
	两个时隙；正常模式；1脉冲；SLOTA_LED_OFFSET = 23 $\mu$ s；SLOTA_PERIOD = 19 $\mu$ s	0.122		1600	Hz
	时隙A或时隙B；正常模式；8脉冲；SLOTA_LED_OFFSET = 23 $\mu$ s；SLOTA_PERIOD = 19 $\mu$ s	0.122		1600	Hz
	两个时隙；正常模式；8脉冲；SLOTA_LED_OFFSET = 23 $\mu$ s；SLOTA_PERIOD = 19 $\mu$ s	0.122		1000	Hz
阴极引脚(PDC)电压					
所有采样周期	寄存器0x54的位7 = 0x0；寄存器0x3C的位9 = 1 <sup>5</sup>		1.8		V
	寄存器0x54的位7 = 0x0；寄存器0x3C的位9 = 0		1.3		V
时隙A采样期间	寄存器0x54的位7 = 0x1；寄存器0x54的位[9:8] = 0x0 <sup>5</sup>		1.8		V
	寄存器0x54的位7 = 0x1；寄存器0x54的位[9:8] = 0x1		1.3		V
	寄存器0x54的位7 = 0x1；寄存器0x54的位[9:8] = 0x2		TIA_VREF <sup>6</sup> + 0.25		V
时隙B采样期间	寄存器0x54的位7 = 0x1；寄存器0x54的位[9:8] = 0x3 <sup>7</sup>		0		V
	寄存器0x54的位7 = 0x1；寄存器0x54的位[11:10] = 0x0 <sup>5</sup>		1.8		V
	寄存器0x54的位7 = 0x1；寄存器0x54的位[11:10] = 0x1		1.3		V
	寄存器0x54的位7 = 0x1；寄存器0x54的位[11:10] = 0x2		TIA_VREF <sup>6</sup> + 0.25		V
	寄存器0x54的位7 = 0x1；寄存器0x54的位[11:10] = 0x3 <sup>7</sup>		0		V

参数	测试条件/注释	最小值	典型值	最大值	单位
睡眠周期	寄存器0x54的位7 = 0x0; 寄存器0x3C的位9 = 1		1.8		V
	寄存器0x54的位7 = 0x0; 寄存器0x3C的位9 = 0		1.3		V
	寄存器0x54的位7 = 0x1; 寄存器0x54的位[13:12] = 0x0		1.8		V
	寄存器0x54的位7 = 0x1; 寄存器0x54的位[13:12] = 0x1		1.3		V
	寄存器0x54的位7 = 0x1; 寄存器0x54的位[13:12] = 0x2		TIA_VREF <sup>6</sup>		V
	寄存器0x54的位7 = 0x1; 寄存器0x54的位[13:12] = 0x3		+0.25 0		V
LED					
LED峰值电流设置 主波长 <sup>8</sup>	可通过寄存器0x22至寄存器0x25设置进行调整	12		370	mA
LED1, 蓝光LED	$I_f = 20 \text{ mA}$		470		nm
LED3, 红外LED	$I_f = 100 \text{ mA}$		850		
发光强度	$\lambda = 470 \text{ nm}$ , $I_f = 20 \text{ mA}$ (25°C时)	550		700	mcd
辐射通量	$\lambda = 850 \text{ nm}$ , $I_f = 100 \text{ mA}$ (25°C时)	33			mW
光电二极管 响应度	波长, $\lambda = 470 \text{ nm}$ 波长, $\lambda = 850 \text{ nm}$		0.2 0.4		A/W A/W
有效面积 光电二极管1 光电二极管2			0.4 0.8		mm <sup>2</sup> mm <sup>2</sup>
电源电压	ADPD188BI对上电顺序无特别要求				
$V_{DD}$	施加于VDD1和VDD2引脚	1.7	1.8	1.9	V
$V_{LED1}$ <sup>9,10</sup>			5.0	6.0	V
$V_{LED3}$ <sup>9,10</sup>			3.3	4.0	V
直流电源电压 抑制比(PSRR)	75%满量程输入信号		24		dB
温度范围 工作		-40		+85	°C

<sup>1</sup> 饱和照度是指使ADPD188BI信号饱和的环境光量。实际结果与典型规格可能相差最多2倍。作为参考, 大气质量1.5 (AM1.5)阳光 (最亮阳光) 产生100 kLux。

<sup>2</sup> 黑体色温(T = 5800 K)非常接近太阳辐射产生的光 (阳光)。

<sup>3</sup> LED周期最小值 = (2 x AFE宽度) + 5  $\mu\text{s}$ 。

<sup>4</sup> 此规格的最大值是正常模式下的内部ADC采样速率。在某些配置中, I<sup>2</sup>C读取速率可能会限制输出数据速率。

<sup>5</sup> 这种模式可能会引起额外噪声, 除非必要, 否则不建议使用。1.8 V设置使用V<sub>DD</sub>, 相对于阳极电压, 其差分电压噪声量更大。阳极和阴极之间的差分电压在光电二极管电容上注入一个幅度为C x dV/dt的差分电流。

<sup>6</sup> TIA\_VREF为ADPD188BI产生的内部基准电压。

<sup>7</sup> 对于光电二极管, 不建议使用此设置, 因为它会引起光电二极管正偏1.3 V。

<sup>8</sup> I<sub>f</sub>为二极管的正向电流。

<sup>9</sup> 设置V<sub>LEDx</sub>, 使得所需的最大LED电流可利用连接到LEDx/DNC引脚的LED的导通电压实现。LEDx/DNC引脚连接到LEDx驱动器, 可将其建模为电流吸收器 (参见图1)。当使用适当的V<sub>LEDx</sub>时, LEDx/DNC引脚上的电压会自动调整以适应LED导通电压和I<sub>LED</sub>电流。

<sup>10</sup> 有关最小V<sub>LED</sub>电源电压V<sub>LED</sub>下的电流限制, 参见图9。

## 模拟规格

除非另有说明，VDD1 = VDD2 = 1.8 V，T<sub>A</sub> = 全工作温度范围。

表2.

参数	测试条件/注释	最小值	典型值	最大值	单位
EXT_INx串联电阻(R_IN) <sup>1</sup>	测量范围为-3μA至+3μA		6.5		kΩ
脉冲信号转换，3μs宽LED脉冲 <sup>2</sup>	4 μs宽AFE积分；正常工作，寄存器0x43和寄存器0x45 = 0xADA5				
ADC分辨率 <sup>3</sup>	TIA反馈电阻				
	25 kΩ		3.27		nA/LSB
	50 kΩ		1.64		nA/LSB
	100 kΩ		0.82		nA/LSB
	200 kΩ		0.41		nA/LSB
ADC饱和电平	TIA反馈电阻				
	25 kΩ		26.8		μA
	50 kΩ		13.4		μA
	100 kΩ		6.7		μA
	200 kΩ		3.35		μA
脉冲信号上的环境信号裕量	TIA反馈电阻				
	25 kΩ		23.6		μA
	50 kΩ		11.8		μA
	100 kΩ		5.9		μA
	200 kΩ		2.95		μA
脉冲信号转换，2μs宽LED脉冲 <sup>2</sup>	3 μs宽AFE积分；正常工作，寄存器0x43和寄存器0x45 = 0xADA5				
ADC分辨率 <sup>3</sup>	TIA反馈电阻				
	25 kΩ		4.62		nA/LSB
	50 kΩ		2.31		nA/LSB
	100 kΩ		1.15		nA/LSB
	200 kΩ		0.58		nA/LSB
ADC饱和电平	TIA反馈电阻				
	25 kΩ		37.84		μA
	50 kΩ		18.92		μA
	100 kΩ		9.46		μA
	200 kΩ		4.73		μA
脉冲信号上的环境信号裕量	TIA反馈电阻				
	25 kΩ		12.56		μA
	50 kΩ		6.28		μA
	100 kΩ		3.14		μA
	200 kΩ		1.57		μA
全信号转换 <sup>4</sup>					
TIA饱和电平脉冲信号和环境电平	TIA反馈电阻				
	25 kΩ		50.4		μA
	50 kΩ		25.2		μA
	100 kΩ		12.6		μA
	200 kΩ		6.3		μA
TIA线性范围	TIA反馈电阻				
	25 kΩ		42.8		μA
	50 kΩ		21.4		μA
	100 kΩ		10.7		μA
	200 kΩ		5.4		μA

参数	测试条件/注释	最小值	典型值	最大值	单位
系统性能					
总输出噪底	正常模式；每脉冲；每通道；无LED；光电二极管电容( $C_{PD}$ ) = 25 pF				
	25 k $\Omega$ ；折合到ADC输入端		1.0		LSB rms
	25 k $\Omega$ ；折合到2 $\mu$ s LED脉冲的峰值输入信号		4.6		nA rms
	25 k $\Omega$ ；折合到3 $\mu$ s LED脉冲的峰值输入信号		3.3		nA rms
	25 k $\Omega$ ；每通道每脉冲的饱和信噪比(SNR) <sup>5</sup>		78.3		dB
	50 k $\Omega$ ；折合到ADC输入端		1.1		LSB rms
	50 k $\Omega$ ；折合到2 $\mu$ s LED脉冲的峰值输入信号		2.5		nA rms
	50 k $\Omega$ ；折合到3 $\mu$ s LED脉冲的峰值输入信号		1.8		nA rms
	50 k $\Omega$ ；每通道每脉冲的饱和SNR <sup>5</sup>		77.4		dB
	100 k $\Omega$ ；折合到ADC输入端		1.2		LSB rms
	100 k $\Omega$ ；折合到2 $\mu$ s LED脉冲的峰值输入信号		1.4		nA rms
	100 k $\Omega$ ；折合到3 $\mu$ s LED脉冲的峰值输入信号		0.98		nA rms
	100 k $\Omega$ ；每通道每脉冲的饱和SNR <sup>5</sup>		76.7		dB
	200 k $\Omega$ ；折合到ADC输入端		1.4		LSB rms
	200 k $\Omega$ ；折合到2 $\mu$ s LED脉冲的峰值输入信号		0.81		nA rms
	200 k $\Omega$ ；折合到3 $\mu$ s LED脉冲的峰值输入信号		0.57		nA rms
	200 k $\Omega$ ；每通道每脉冲的饱和SNR <sup>5</sup>		75.3		dB

<sup>1</sup> 对于电流源输入或PD输入，可以忽略 $R_{IN}$ 值。该值对于通过电阻计算电压输入的正确电压很重要。

<sup>2</sup> 此饱和电平仅适用于ADC，因此仅包括脉冲信号。任何非脉冲信号都在ADC级之前被清除。

<sup>3</sup> 所列为每脉冲ADC分辨率。如果使用多个脉冲，须除以脉冲数。

<sup>4</sup> 此饱和电平适用于全信号路径，因此同时包括环境信号和脉冲信号。

<sup>5</sup> 饱和SNR值的噪声项仅指接收噪声，不包括光子散粒噪声或LED信号本身的任何噪声。

## 数字规格

除非另有说明， $V_{DD1} = V_{DD2} = 1.7\text{ V}$ 至 $1.9\text{ V}$ 。

表3.

参数	测试条件/注释	最小值	典型值	最大值	单位	参数
逻辑输入						
输入电压电平						
高	$V_{IH}$	GPIOx、SCLK、MOSI、 $\overline{CS}$	$0.7 \times V_{DDx}$	$V_{DDx}$		V
高	$V_{IH}$	SCL、SDA	$0.7 \times V_{DDx}$	3.6		V
低	$V_{IL}$			$0.3 \times V_{DDx}$		V
输入电流电平						
高	$I_{IH}$		-10	+10		$\mu$ A
低	$I_{IL}$		-10	+10		$\mu$ A
输入电容	$C_{IN}$			10		pF
逻辑输出						
输出电压电平						
高	$V_{OH}$	GPIOx、MISO	$V_{DDx} - 0.5$			V
低	$V_{OL}$	2 mA高电平输出电流		0.5		V
输出电压电平						
低	$V_{OL1}$	2 mA低电平输出电流		$0.2 \times V_{DDx}$		V
输出电流电平						
低	$I_{OL}$	SDA $V_{OL1} = 0.6\text{ V}$	6			mA

时序规格

I<sup>2</sup>C时序规格

表4.

参数	符号	最小值	典型值	最大值	单位
SCL 频率			1		Mbps
最小脉冲宽度					
高	$t_1$	370			ns
低	$t_2$	530			ns
起始条件					
保持时间	$t_3$	260			ns
建立时间	$t_4$	260			ns
SDA建立时间	$t_5$	50			ns
SCL和SDA					
上升时间	$t_6$			120	ns
下降时间	$t_7$			120	ns
停止条件					
建立时间	$t_8$	260			ns

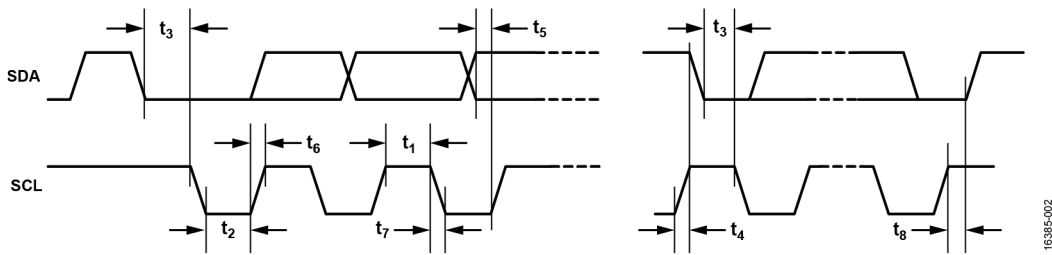


图2. I<sup>2</sup>C时序图

163885-002

## SPI时序规格

表5.

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
SCLK						
频率	$f_{\text{SCLK}}$				10	MHz
最小脉冲宽度						
高	$t_{\text{SCLKPWH}}$		20			ns
低	$t_{\text{SCLKPWL}}$		20			ns
CS						
建立时间	$t_{\text{CS}^{\text{S}}}$	$\overline{\text{CS}}$ 建立至SCLK上升沿	10			ns
保持时间	$t_{\text{CS}^{\text{H}}}$	$\overline{\text{CS}}$ 自SCLK上升沿起保持	10			ns
高电平脉冲宽度	$t_{\text{CS}^{\text{PWH}}}$	$\overline{\text{CS}}$ 高电平脉冲宽度	10			ns
MOSI						
建立时间	$t_{\text{MOSIS}}$	MOSI建立至SCLK上升沿	10			ns
保持时间	$t_{\text{MOSIH}}$	SCLK上升沿至MOSI保持	10			ns
MISO输出延迟	$t_{\text{MISOD}}$	SCLK下降沿至MISO有效输出延迟			21	ns

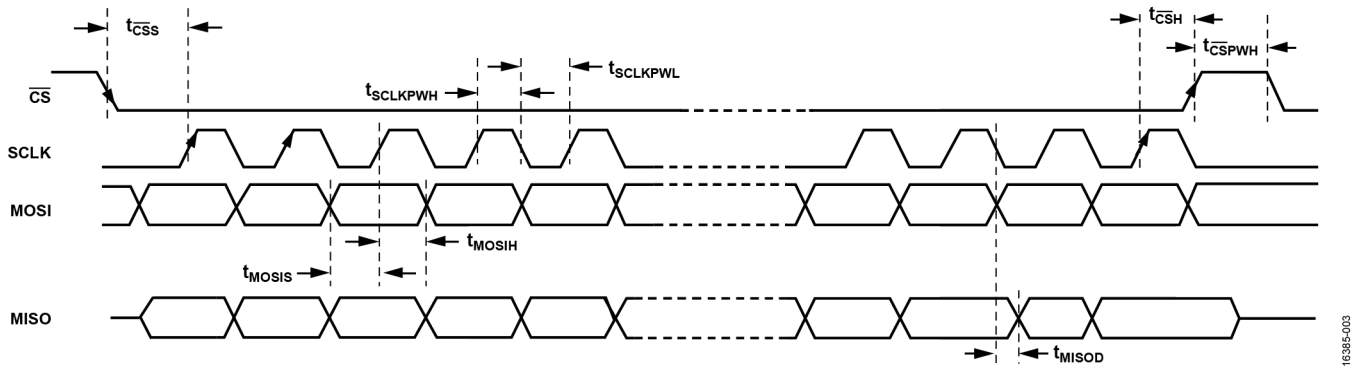


图3. SPI时序图

16385-003



## 绝对最大额定值

表6.

参数	额定值
VDD1、VDD2至AGND	-0.3 V至+2.2 V
VDD1、VDD2至DGND	-0.3 V至+2.2 V
EXT_IN1/EXT_IN2	-0.3 V至+2.2V
GPIO0/GPIO1至DGND	-0.3 V至+2.2 V
MISO/MOSI/SCLK/CS至DGND	-0.3 V至+2.2 V
LEDx/DNC至LGND	-0.3 V至+3.6 V
SCL/SDA至DGND	-0.3 V至+3.6 V
VLED1至LGND <sup>1</sup>	-0.3 V至+6.0 V
VLED3至LGND <sup>1</sup>	-0.3 V至+4.0 V
静电放电(ESD)	
人体模型(HBM)	3000 V
元件充电模式(CDM)	1250 V
回流焊(无铅)	
峰值温度	260 (+0/-5)°C
峰值温度时间	<30秒
温度范围	
有电	-40°C至+85°C
存储	-40°C至+105°C
结温	105°C

<sup>1</sup> VLEDx和LGND之间允许的绝对最大电压为导致LEDx/DNC引脚达到或超过其绝对最大电压的电压。

注意，等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

### 热阻

热性能与印刷电路板(PCB)设计和工作环境直接相关。必须慎重对待PCB散热设计。

表7. 热阻

封装类型 <sup>1</sup>	电源引脚	$\theta_{JA}$	单位
CE-24-1			
ASIC	VDD1、VDD2	67	°C/W
LED1、LED3	VLED1、VLED3	156	°C/W

<sup>1</sup> 热阻仿真值基于JEDEC 2s2p和两个热通孔。参见JEDEC JESD-51。

### 推荐的焊接温度曲线

图4和表8提供推荐的焊接外形细节。

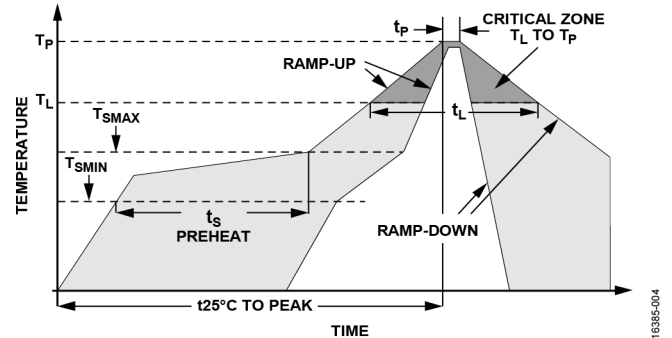


图4. 推荐的焊接温度曲线

表8. 推荐的焊接温度曲线

曲线特征	条件(无铅)
平均斜坡速率 ( $T_L$ 至 $T_P$ )	2°C/秒 (最大值)
预热	
最低温度( $T_{SMIN}$ )	150°C
最高温度( $T_{SMAX}$ )	200°C
时间, $T_{SMIN}$ 至 $T_{SMAX}$ ( $t_s$ )	60秒至120秒
$T_{SMAX}$ 至 $T_L$ 斜升速率	2°C/秒 (最大值)
液态温度维持时间	
温度	
液态温度( $T_L$ )	217°C
时间( $t_L$ )	60秒至150秒
峰值温度( $T_P$ )	260 (+0/-5)°C
实际峰值温度5°C以内的时间( $t_p$ )	<30秒
斜降速率	3°C/秒 (最大值)
从25°C至峰值温度的时间	8分钟 (最大值)

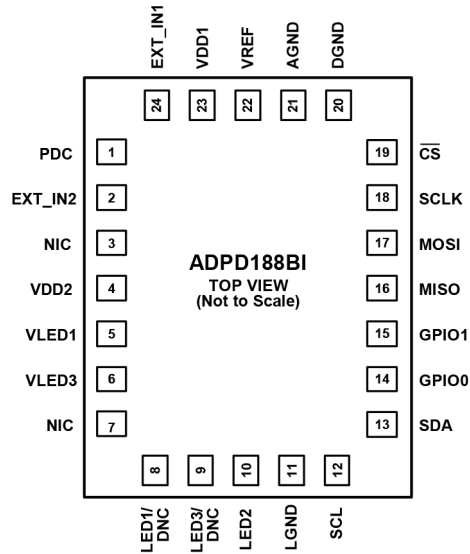
### ESD警告



#### ESD (静电放电) 敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

## 引脚配置和功能描述



## NOTES

1. DNC = DO NOT CONNECT. DO NOT CONNECT TO THIS PIN WHEN USING INTERNAL LEDs.
2. NIC = NO INTERNAL CONNECTION. THIS PIN IS NOT INTERNALLY CONNECTED.

16385-005

图5. 引脚配置

表9. 引脚功能描述

引脚编号	引脚名称	类型 <sup>1</sup>	描述
1	PDC	AO	光电二极管共阴极偏置。
2	EXT_IN2	AI	EXT_IN2电流输入。
3	NIC	NIC	无内部连接。此引脚不在内部连接。
4	VDD2	S	1.8V电源。
5	VLED1	S	蓝光LED阳极电源电压。
6	VLED3	S	红外LED阳极电源电压。
7	NIC	NIC	无内部连接。此引脚不在内部连接。
8	LED1/DNC	AO/DNC	LED1驱动器电流吸收器/不连接(DNC)。使用内部LED时，请勿连接到此引脚。
9	LED3/DNC	AO/DNC	LED3驱动器电流吸收器/不连接(DNC)。使用内部LED时，请勿连接到此引脚。
10	LED2	AO	LED2驱动器电流吸收器。若不使用，此引脚应悬空。
11	LGND	S	LED驱动器地。
12	SCL	DI	I <sup>2</sup> C时钟输入。
13	SDA	DO	I <sup>2</sup> C数据输出。
14	GPIO0	DIO	通用输入/输出0。
15	GPIO1	DIO	通用输入/输出1。
16	MISO	DO	SPI主机输入、从机输出。
17	MOSI	DI	SPI主机输出、从机输入。
18	SCLK	DI	SPI时钟输入。
19	CS	DI	SPI片选（低电平有效）。
20	DGND	S	数字地。
21	AGND	S	模拟地。
22	VREF	REF	内部产生的ADC基准电压。在VREF至地之间连接一个1μF陶瓷电容。
23	VDD1	S	1.8V电源。
24	EXT_IN1	AI	EXT_IN1电流输入。

<sup>1</sup> AO为模拟输出，AI为模拟输入，NIC为内部未连接，S为电源，DNC为不连接，DI为数字输入，DO为数字输出，DIO为数字输入/输出，REF为模拟基准电压源。

典型性能参数

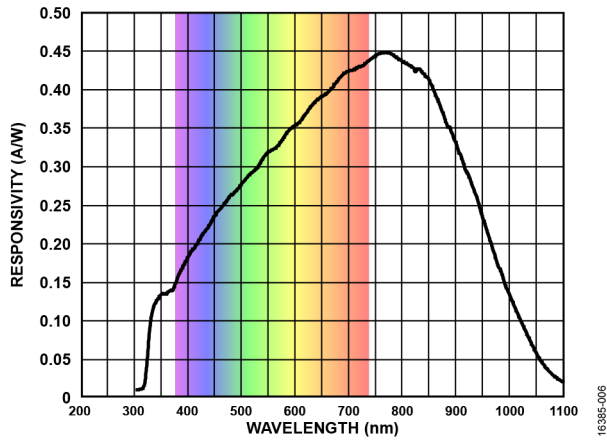


图6. 典型光电二极管响应度

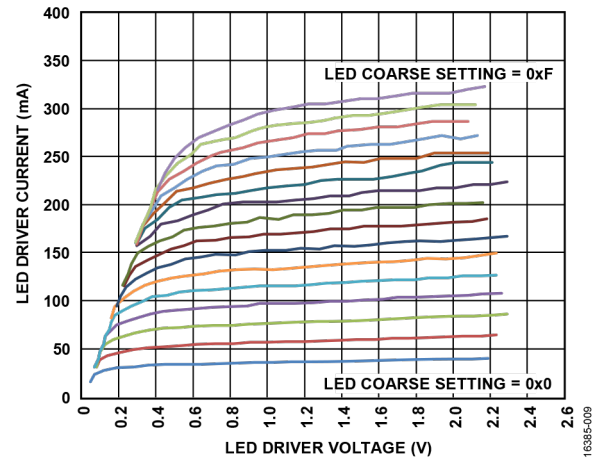


图9. 不同LED粗调设置下LED驱动器电流与LED驱动器电压的关系

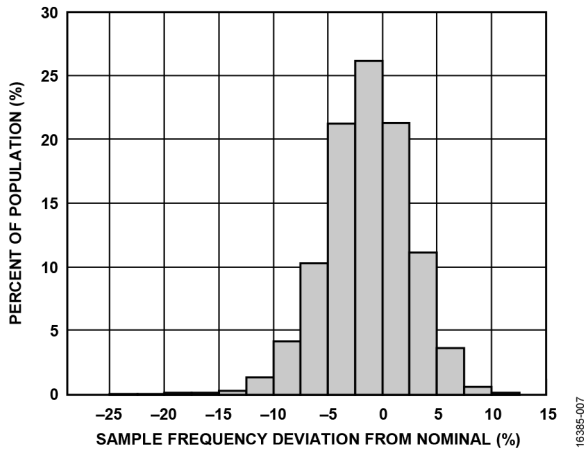


图7. 32 kHz时钟频率分布；默认设置；用户校准前，寄存器0x4B = 0x2612

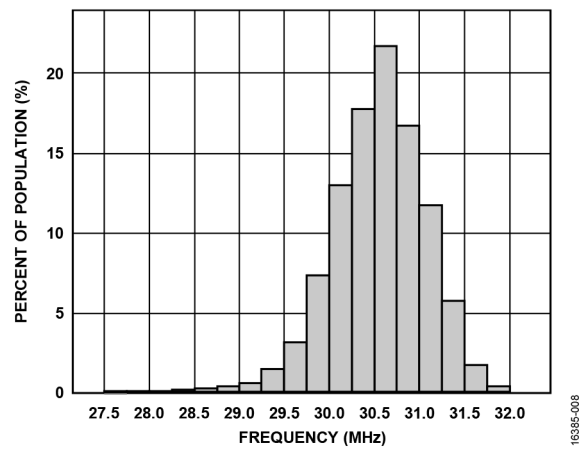


图8. 32 MHz时钟频率分布；默认设置；用户校准前，寄存器0x4D = 0x425E

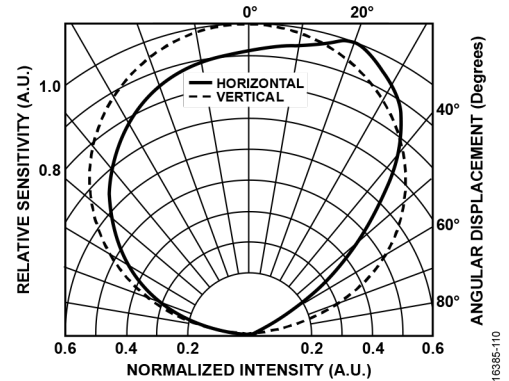


图10. PDET1相对灵敏度与角位移的关系

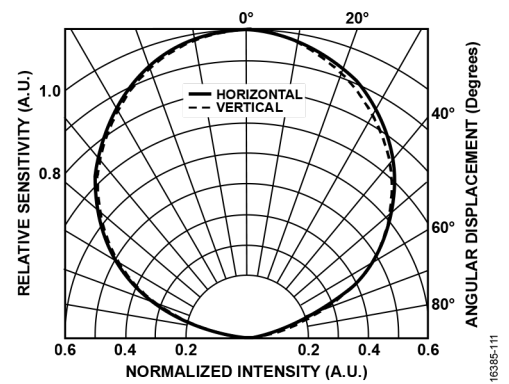


图11. PDET2相对灵敏度与角位移的关系

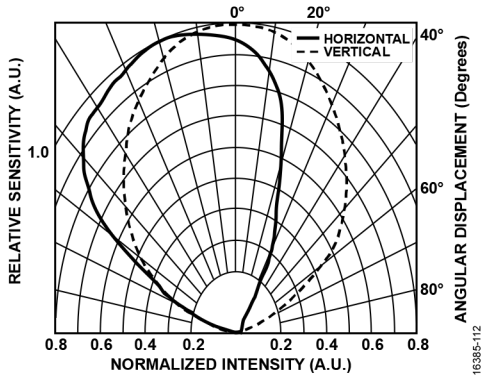


图12. 蓝光LED相对强度与角位移的关系

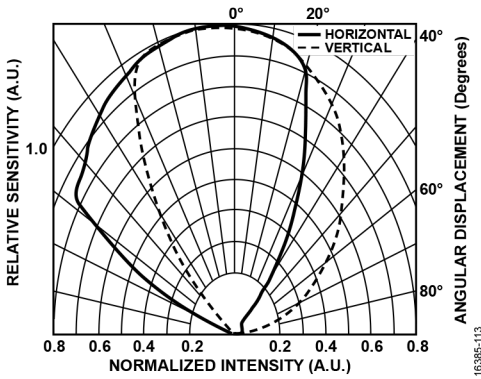


图13. 红外LED相对强度与角位移的关系

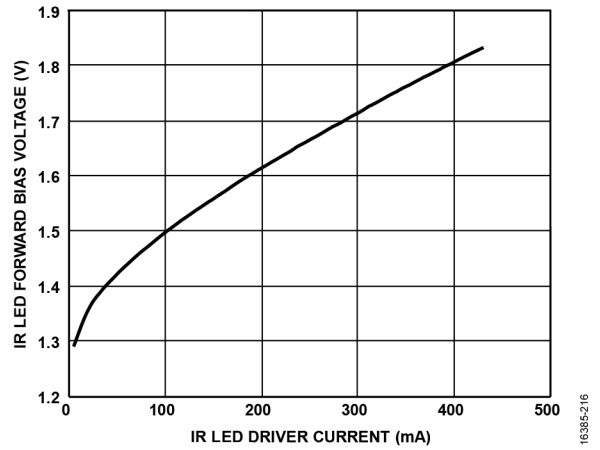


图14. 红外LED正向偏置电压与红外LED驱动器电流的关系

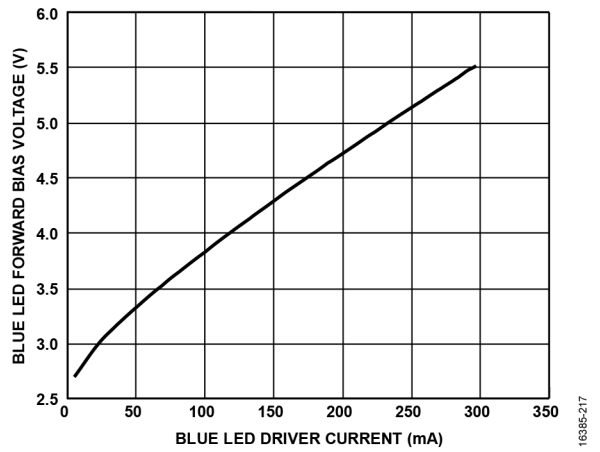


图15. 蓝光LED正向偏置电压与蓝光LED驱动器电流的关系

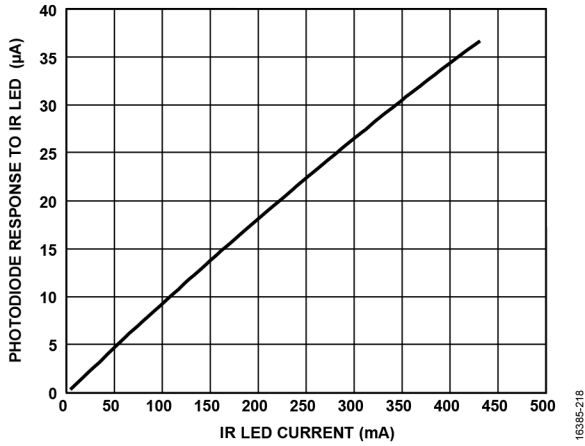


图16. 光电二极管对红外LED的响应与红外LED电流的关系

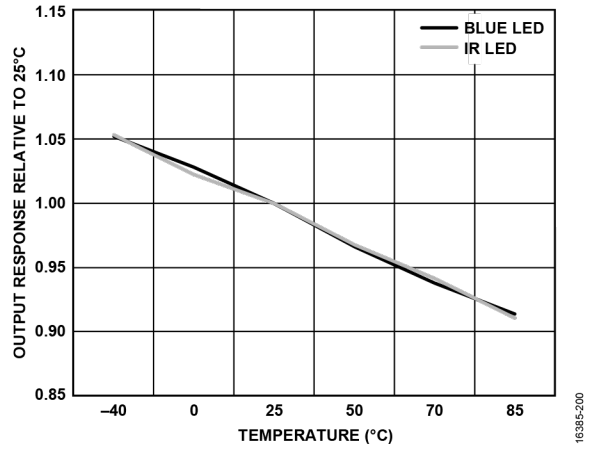


图18. 相对于25°C的输出响应与温度的关系

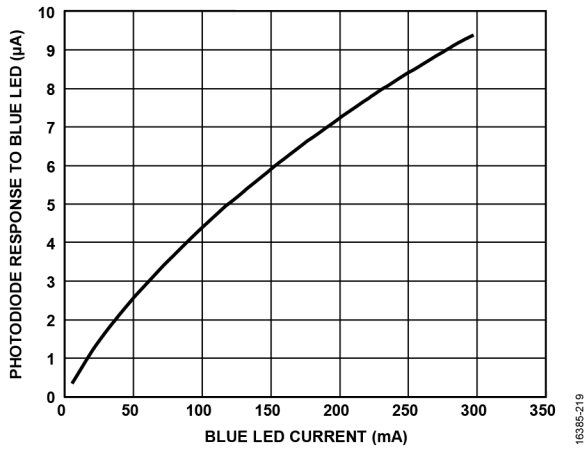


图17. 光电二极管对蓝光LED的响应与蓝光LED电流的关系

## 工作原理

### 简介

ADPD188BI是一款完整的集成光学模块，设计用于烟雾检测。该模块包含两个光学检测器。光电检测器1 (PDET1)具有 $0.4\text{mm}^2$ 的有效面积，连接到ASIC的通道3。光电检测器2 (PDET2)具有 $0.8\text{mm}^2$ 的有效面积，连接到ASIC的通道4。这两个光电二极管可以组合成一个有效面积为 $1.2\text{mm}^2$ 的检测器。该模块将双通道光电检测器与两个独立的LED和混合信号光度测量前端ASIC组合成一个紧凑的光学测量器件。双波长ADPD188BI采用 $470\text{nm}$ 蓝光LED和 $850\text{nm}$ 红外LED。在散射测量中，不同波长的组合可以区分不同类型的烟雾、灰尘和水蒸气的粒度。板载ASIC包括模拟信号处理模块、ADC、数字信号处理模块、I<sup>2</sup>C和SPI通信接口，以及三个可独立编程的脉冲LED电流源。

核心电路激励LED并测量相应的光学返回信号。数据可以直接从输出寄存器读取，或通过先进先出(FIFO)缓冲器读取。

利用这种高集成度光学解决方案可实现低功耗、小尺寸解决方案，减少恶劣环境中由于灰尘、蒸汽和其他干扰源造成的烟雾误报。

### 光学元件

#### 光电二极管

ADPD188BI集成了一个 $1.2\text{mm}^2$ 深结光电二极管。光学检测区域为双通道检测器，其连接到ASIC中的通道PD3和通道PD4。光电二极管可从时隙A或时隙B访问。ADPD188BI光电二极管的响应度如图6所示。

#### LED

ADPD188BI模块集成了一个蓝光LED和一个红外LED。

表10. LED主波长

LED颜色	驱动器	典型波长(nm)
蓝光	LED1	470
红外	LED3	850

除集成LED外，ADPD188BI还能驱动外部LED。

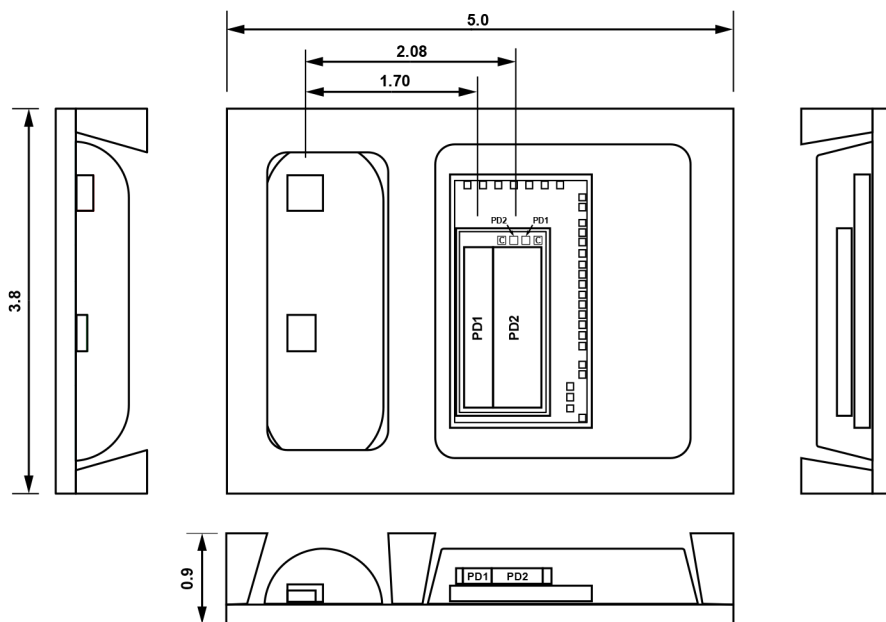


图19. 光学元件位置

**双时隙操作**

ADPD188BI在两个独立的时隙——时隙A和时隙B——中工作，二者按顺序执行。从LED激励到数据捕捉和处理的完整信号路径均在各时隙周期执行。每个时隙有一条单独的数据路径，其中LED驱动器、AFE和结果数据均使用独立的设置。对于每个采样周期，时隙A和时隙B按顺序操作，如图20所示。

图20中的时序参数定义如下：

$$t_A (\mu s) = 25 + n_A \times 19$$

其中， $n_A$ 为时隙A的脉冲数（寄存器0x31的位[15:8]）。

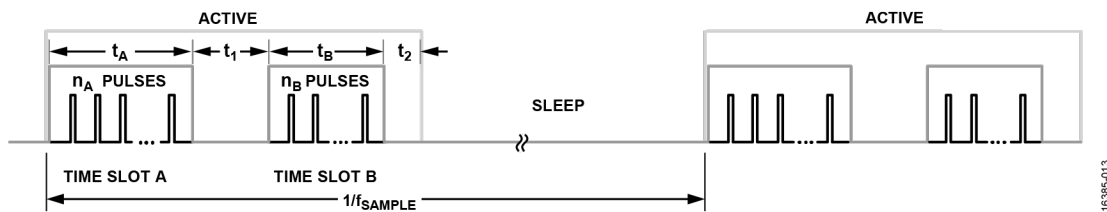
$$t_B (\mu s) = 25 + n_B \times 19$$

其中， $n_B$ 为时隙B的脉冲数（寄存器0x36的位[15:8]）。

$t_1 = 68\mu s$ ，时隙A的处理时间

$t_2 = 20\mu s$ ，时隙B的处理时间

$f_{SAMPLE}$ 为采样频率（寄存器0x12的位[15:0]）。



**表11. 推荐AFE和LED时序配置**

寄存器名称	地址		推荐设置
	时隙A	时隙B	
SLOTx_LED PULSE	0x30	0x35	0x0319
SLOTx_AFE_WINDOW	0x39	0x3B	0x2209

## 时隙开关

根据寄存器0x14的设置，支持四个输入通道的多种配置。集成光电二极管既可以路由到通道3和通道4，也可以汇总到通道1中。外部EXT\_IN1和EXT\_IN2输入可分别路由到通道1和通道2，或者汇总到通道2中。支持的配置参见图21和图22。在图21和图22中，PDET1是光电二极管1，PDET2是光电二极管2。

时隙开关寄存器参见表12。为使器件正常工作，必须让未使用输入保持悬空。光电二极管输入是电流输入，故这些引脚也被视为电压输出。将这些输入连接到一个电压可能会使模拟模块饱和。

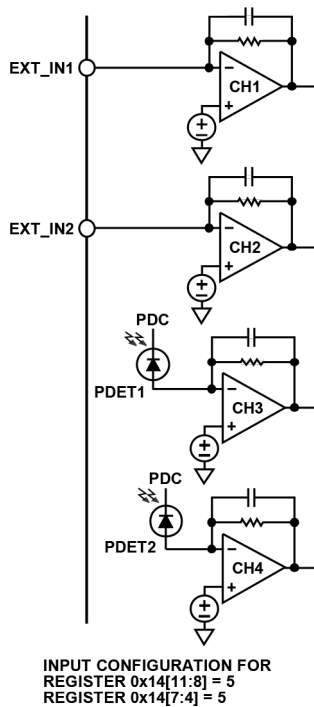


图21. PD1至PD4连接

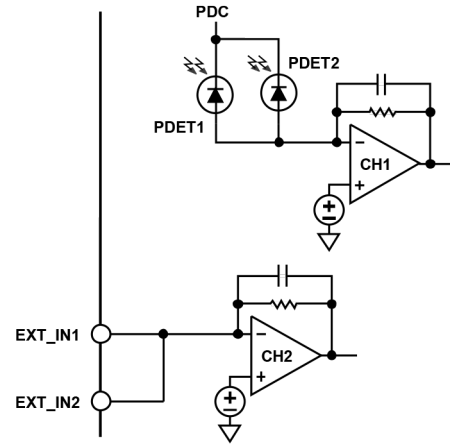


图22. 电流求和

表12. 时隙开关（寄存器0x14）

地址	位	名称	描述
0x14	[11:8]	SLOTB_PD_SEL	这些位选择时隙B的输入通道连接，如图21和图22所示。 0x0：输入在时隙B中悬空。 0x1：PDET1和PDET2连接到通道1；在时隙B期间，EXT_IN1和EXT_IN2连接到通道2。 0x5：在时隙B期间，EXT_IN1连接到通道1，EXT_IN2连接到通道2，PDET1连接到通道3，PDET2连接到通道4。 其他：保留。
	[7:4]	SLOTA_PD_SEL	这些位选择时隙A的输入通道连接，如图21和图22所示。 0x0：输入在时隙A中悬空。 0x1：PDET1和PDET2连接到通道1；在时隙A期间，EXT_IN1和EXT_IN2连接到通道2。 0x5：在时隙A期间，EXT_IN1连接到通道1，EXT_IN2连接到通道2，PDET1连接到通道3，PDET2连接到通道4。 其他：保留。



## 可调采样频率

寄存器0x12控制ADPD188BI的采样频率设置，寄存器0x4B的位[5:0]进一步调谐此时钟以实现更高精度。采样频率受内部32 kHz采样速率时钟控制，该时钟还驱动内部状态机的转换。一些采样条件下的最大采样频率如表1所列。所有条件下的最大采样频率 $f_{\text{SAMPLE\_MAX}}$ 由下式确定：

$$f_{\text{SAMPLE\_MAX}} = 1/(t_A + t_1 + t_B + t_2 + t_{\text{SLEEP\_MIN}})$$

其中， $t_{\text{SLEEP\_MIN}}$  为样本之间所需的最短睡眠时间。关于 $t_A$ 、 $t_1$ 、 $t_B$ 和 $t_2$ 的定义，参见“双时隙操作”部分。

如果某一时隙未使用，则该时隙中的时间不计入计算中。例如，若时隙A未使用，则 $t_A$ 和 $t_1$ 不加入到采样周期中，新的最大采样频率计算如下：

$$f_{\text{SAMPLE\_MAX}} = 1/(t_B + t_2 + t_{\text{SLEEP\_MIN}})$$

## 外部同步触发采样

ADPD188BI提供了一个使用外部同步信号触发采样周期的选项。此外部采样同步信号可通过GPIO0引脚或GPIO1引脚提供。此功能由寄存器0x4F的位[3:2]控制。使能时，所选输入上的上升沿指明下一采样周期何时发生。触发后会有一到两个内部采样时钟(32 kHz)周期的延迟，然后发生正常启动序列。此序列与正常采样定时器提供触发信号的情况相同。要使能外部同步信号特性，请执行以下步骤：

1. 将0x1写入寄存器0x10以进入编程模式。
2. 将适当的值写入寄存器0x4F的位[3:2]以选择GPIO0或GPIO1引脚指定何时发生下一采样周期。另外，利用寄存器0x4F的位1（GPIO0引脚）或寄存器0x4F的位5（GPIO1引脚）使能相应的输入缓冲器。
3. 将0x4000写入寄存器0x38。
4. 将0x2写入寄存器0x10以开始采样操作。
5. 以所需速率将外部同步信号施加于所选引脚，采样以该速率发生。同正常采样操作一样，利用FIFO或数据寄存器读取数据。这种情况同样适用最大频率限制。

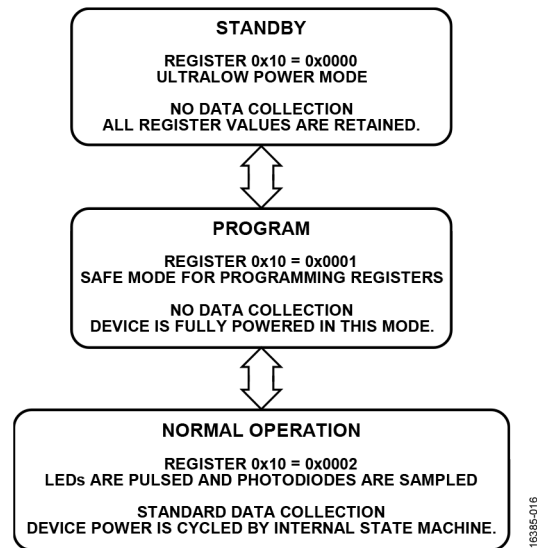
## 提供外部32 kHz时钟

ADPD188BI有一个选项，用户可向器件提供外部32 kHz时钟以进行系统同步，或者满足系统对更高时钟精度（高于内部32 kHz时钟）的需求。外部32 kHz时钟仅通过GPIO1引脚提供。要启用32 kHz外部时钟，请在启动时执行以下步骤：

1. 将GPIO1引脚驱动到一个有效逻辑电平，或先使用所需的32 kHz时钟驱动GPIO1引脚，再将其使能为输入。请勿让该引脚在使能之前悬空。
2. 将0x1写入寄存器0x4F的位[6:5]以启用GPIO1引脚为输入。
3. 将0x2写入寄存器0x4B的位[8:7]以配置器件使用外部32 kHz时钟。此设置禁用内部32 kHz时钟并使能外部32 kHz时钟。
4. 将0x1写入寄存器0x10以进入编程模式。
5. 在器件处于编程模式时，根据需要以任意顺序写入其他控制寄存器以配置器件。
6. 将0x2写入寄存器0x10以开始正常采样操作。

## 状态机工作情况

在各时隙周期，ADPD188BI根据状态机工作。状态机按图23所示的顺序运行。



ADPD188BI有三种工作模式：待机、编程和正常采样模式。

待机模式是一种不发生数据收集的省电模式。此模式下所有寄存器值都会保留。要将器件置于待机模式，须向寄存器0x10的位[1:0]写入0x0。器件上电时进入待机模式。

编程模式用于对寄存器编程。写入寄存器或更改模式时，务必让ADPD188BI循环通过编程模式。因为这种模式下不发生周期供电，所以器件在编程模式下消耗的电流可能高于正常工作模式。要将器件置于编程模式，须向寄存器0x10的位[1:0]写入0x1。

正常运行时，ADPD188BI发出脉冲光并收集数据。这种模式下的功耗取决于脉冲数和数据速率。要将器件置于正常采样模式，须向寄存器0x10的位[1:0]写入0x2。

## 正常工作模式和数据流

正常模式下，ADPD188BI遵循一个由状态机设置的特定模式。此模式的对应数据流框图如图24所示。该模式按顺序说明如下：

1. LED脉冲和样本。ADPD188BI向外部LED发出脉冲。光电二极管对反射光的响应由ADPD188BI测量。每个数据样本均从n个脉冲之和构建，其中n为用户配置值，介于1和255之间。
2. 样本间平均。如果需要，逻辑可以求取n个样本的均值以产生输出数据，其中n为2的幂，范围是2到128。每N个样本产生的新输出数据保存到输出寄存器。
3. 数据读取。主机处理器从数据寄存器或FIFO中读取转换结果。
4. 重复。该序列有若干不同环路以支持不同类型的均值计算，而两个时隙在时间上相互衔接。

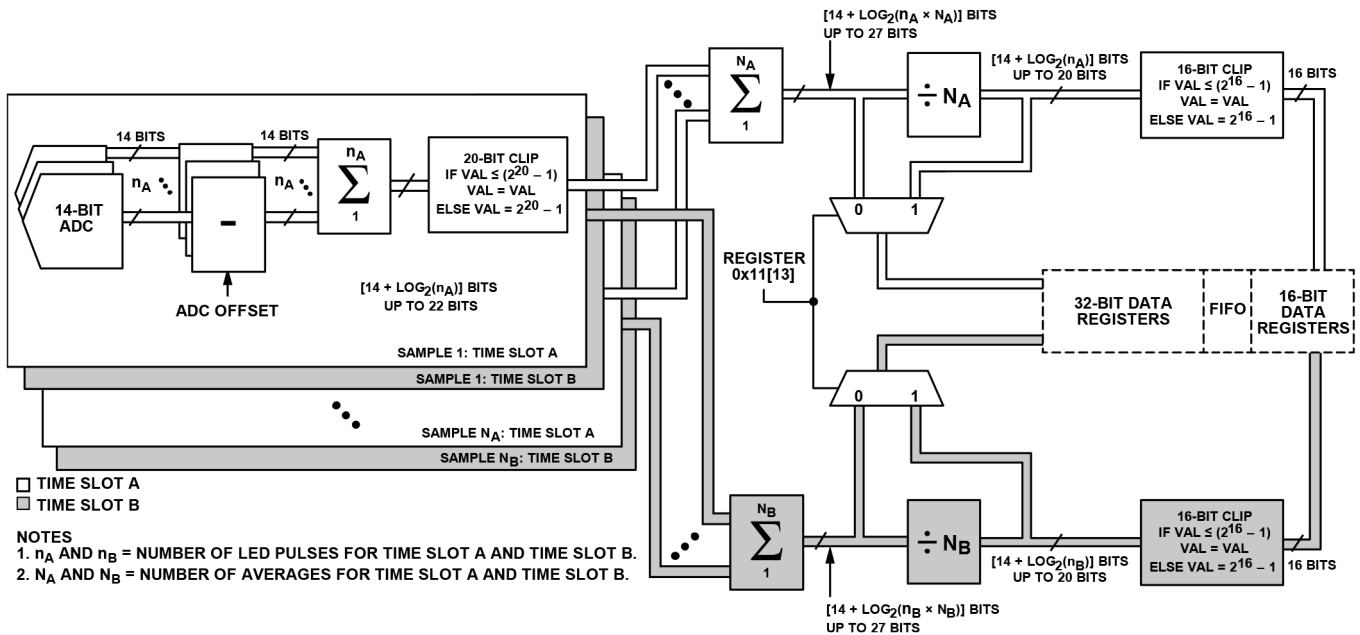


图24. 状态机工作顺序 (数据路径)

### LED脉冲和样本

在每个采样周期，所选LED驱动器驱动一系列LED脉冲，如图20所示。脉冲的幅度、持续时间和数量可通过通信接口编程。每个LED脉冲与一个检测周期重合，这样检测值便能代表光电二极管响应对应LED脉冲而采集的总电荷。与LED脉冲无关的电荷，如环境光等，会被抑制。

每个LED脉冲结束之后，与LED脉冲信号相关的光电二极管输出由14位ADC采样并转换为一个数字值。一个采样周期中的每个后续转换结果均与前一结果相加。在单个采样周期中，最多可以让来自ADC的255个脉冲值相加。对每个采样周期，最大范围是20位。

### 均值

ADPD188BI具有样本累加和均值功能以提高信号分辨率。

在一个采样周期中，AFE最多可加总256个连续脉冲。如图24所示，在AFE输出端，AFE采集的样本被截取到20位。在采样周期之间求均值，可以实现更高分辨率，最高可达27位。这N个样本的累加数据作为27位值存储，可通过32位输出寄存器或32位FIFO配置直接读出。

当使用寄存器设置的均值功能时，后续脉冲可以按2的幂进行平均。用户可以选择2、4、8、...、128个样本以求均值。脉冲

数据仍由AFE以采样频率 $f_{\text{SAMPLE}}$ （参见寄存器0x12）采集，但新数据以 $f_{\text{SAMPLE}}/N$ 的速率在每第N个样本写入寄存器。此新数据包含前N个样本之和。完整的32位和存储在32位寄存器中。但在将此数据发送到FIFO之前，会发生一个除以N运算。此除法运算的作用是维持位深度，防止FIFO溢出削波。

在样本均值之间使用此操作可在保持16位分辨率的同时降低噪声。如果脉冲数寄存器保持为8或更小的值，则绝不会超过16位宽度。因此，使用寄存器0x15对后续脉冲求均值时，可以累加很多脉冲而不会超过16位字宽度。此设置可减少主机处理器所需的FIFO读取次数。

### 数据读取

主机处理器通过通信接口从ADPD188BI的数据寄存器或FIFO读取输出数据。每N个样本提供一个新输出数据，其中N为用户配置的均值系数。时隙A和时隙B的均值系数可彼此独立配置。如果系数相同，则可配置两个时隙将数据均保存到FIFO。如果两个均值系数不同，则只有一个时隙能将数据保存到FIFO，另一个时隙的数据可从输出寄存器读取。

关于数据读取操作的更详细信息，参见“读取数据”部分。

## 通信接口

ADPD188BI支持SPI和I<sup>2</sup>C串行接口，但在实际应用中任何给定时间只能使用其中之一。所有内部寄存器均通过选定的通信接口进行访问。

### I<sup>2</sup>C接口

ADPD188BI I<sup>2</sup>C符合NXP Semiconductors发布的UM10204 I<sup>2</sup>C总线规范和用户手册（修订版05，2012年10月9日）。该器件支持快速模式(400 kbps)数据传输。它还支持寄存器读写操作，如图25所示。该器件的7位I<sup>2</sup>C从机地址为0x64。如果正在使用I<sup>2</sup>C接口，则必须将CS引脚拉高以禁用SPI端口。

支持单字和多字读操作。对于单个寄存器读操作，主机在读取第二数据字节后发送一个不应答(NACK)信号，每次访问都需要一个新的寄存器地址。

对于多字操作，每对数据字节后主机都会发送一个应答信号(ACK)，直至读取最后一个字的最后一个字节。主机通过发送不应答信号来表示已读取最后一个字。从FIFO（寄存器0x60）中读取时，数据会自动前进到FIFO中的下一个字并释放空间。当从其他寄存器中读取时，寄存器地址自动前进到下一个寄存器，允许用户执行读取而不必重新寻址每个寄存器，从而减少读取多个寄存器所需的开销。此自动递增不适用于FIFO（寄存器0x5F）之前的寄存器或最后一个数据寄存器（寄存器0x7E）。

所有寄存器写操作均只支持单字操作，需要16位（一个字）的数据。

软件复位（寄存器0x0F的位0）返回一个应答信号。器件随后返回到待机模式，所有寄存器处于默认状态。

表13. I<sup>2</sup>C术语定义

术语	描述
SCL	串行时钟。
SDA	串行地址和数据。
主机	启动传输、产生时钟信号和终止传输的器件。
从机	由主机寻址的器件。ADPD188BI用作从机。
起始(S)	SCL处于高电平时，SDA线上发生从高电平至低电平转换；所有处理均从起始条件开始。
起始(Sr)	重复起始条件。
停止(P)	SCL处于高电平时，SDA线上发生从低电平至高电平转换。停止条件终止所有处理。
ACK	在应答(ACK)或不应答(NACK)时钟脉冲期间，SDA线被拉低，并且保持低电平。
NACK	在ACK或NACK时钟脉冲期间，SDA线保持高电平。
从机地址	起始(S)之后，发送一个7位从机地址，随后发送一个数据方向位（读或写）。
读取(R)	1表示请求数据。
写入(W)	0表示发送数据。

#### I<sup>2</sup>C WRITE

REGISTER WRITE									
MASTER	START	SLAVE ADDRESS + WRITE	REGISTER ADDRESS	DATA[15:8]	DATA[7:0]	STOP			
SLAVE		ACK	ACK	ACK	ACK	ACK			

#### I<sup>2</sup>C SINGLE-WORD READ MODE

REGISTER READ										
MASTER	START	SLAVE ADDRESS + WRITE	REGISTER ADDRESS	Sr	SLAVE ADDRESS + READ	ACK	NACK	STOP		
SLAVE		ACK	ACK		ACK	DATA[15:8]	DATA[7:0]	NACK	STOP	

#### I<sup>2</sup>C MULTIWORD READ MODE

REGISTER READ										
MASTER	START	SLAVE ADDRESS + WRITE	REGISTER ADDRESS	Sr	SLAVE ADDRESS + READ	ACK	ACK/NACK	STOP		
SLAVE		ACK	ACK		ACK	DATA[15:8]	DATA[7:0]			

#### NOTES

1. THE SHADED AREAS REPRESENT WHEN THE DEVICE IS LISTENING.

DATA TRANSFERRED  
n (DATA[15:8] + ACK + DATA[7:0] + ACK/NACK)

图25. I<sup>2</sup>C写和读操作

SPI端口

SPI端口使用4线接口，包括 $\overline{CS}$ 、MOSI、MISO和SCLK信号，始终是从机端口。 $\overline{CS}$ 信号在处理开始时变为低电平，在处理结束时变为高电平。SCLK信号在低到高转换时锁存MOSI。MISO数据在SCLK下降沿移出器件，须在SCLK上升沿输入一个接收器件，如微控制器等。MOSI信号承载串行输入数据，MISO信号承载串行输出数据。MISO信号保持三态，直至请求读操作，其他SPI兼容外设可以共享同一MISO线。所有SPI处理都具有表14所示的相同基本格式。时序图见图3。所有数据都以MSB优先方式写入。

表14. 通用控制字序列

字节0	字节1	字节2	后续字节
地址[6:0], W/R	数据[15:8]	数据[7:0]	数据[15:8], 数据[7:0]

SPI处理中写入的第一个字节是7位地址（其为要访问的地址位置），随后是 $\overline{W/R}$ 位。此位决定通信是写操作（逻辑电平1）还是读操作（逻辑电平0）。表15显示了其格式。

表15. SPI地址和 $\overline{W/R}$ 字节格式

位0	位1	位2	位3	位4	位5	位6	位7
A6	A5	A4	A3	A2	A1	A0	W/R

MOSI引脚上的数据在时钟上升沿捕获，MISO引脚上的数据在时钟下降沿输出。SPI从机端口的最大读写速度为10 MHz。

图26给出了对一个寄存器执行多字SPI写操作的示例时序图。图27给出了单字SPI读操作的示例时序图。收到有效 $\overline{R}$ 位之后，MISO引脚从三态变为被驱动状态。本例中，字节0包含地址和 $\overline{W/R}$ 位，后续字节承载数据。图28给出了多字SPI读操作的示例时序图。在图26至图28中，SCLK上升沿用一个箭头表示，象征着在上升沿对数据线进行采样。

执行多字读或写操作时，数据地址自动递增到下一连续地址以进行后续处理，但地址0x5F、地址0x60（FIFO）和地址0x7F除外。

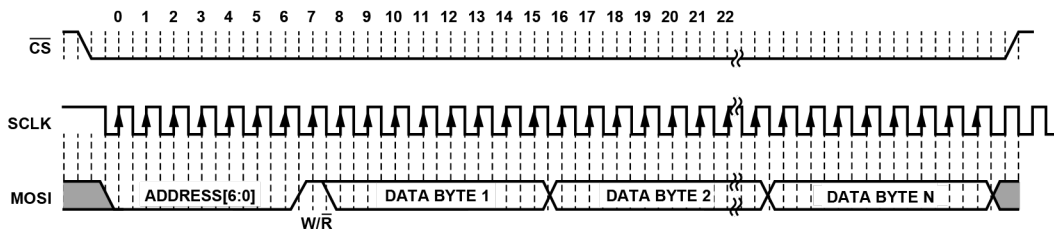


图26. SPI从机写时钟（突发写模式，N个字节）

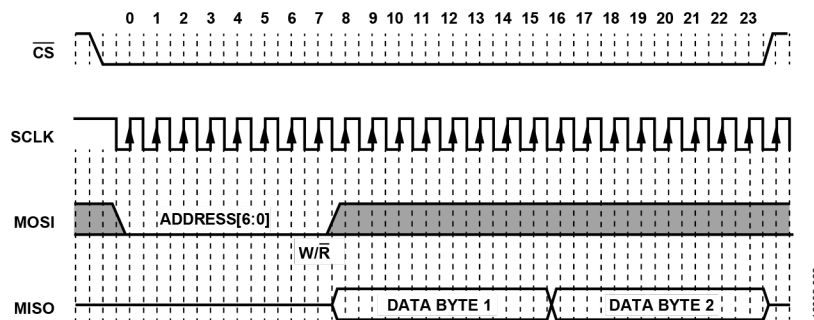


图27. SPI从机读时钟（单字模式，2个字节）

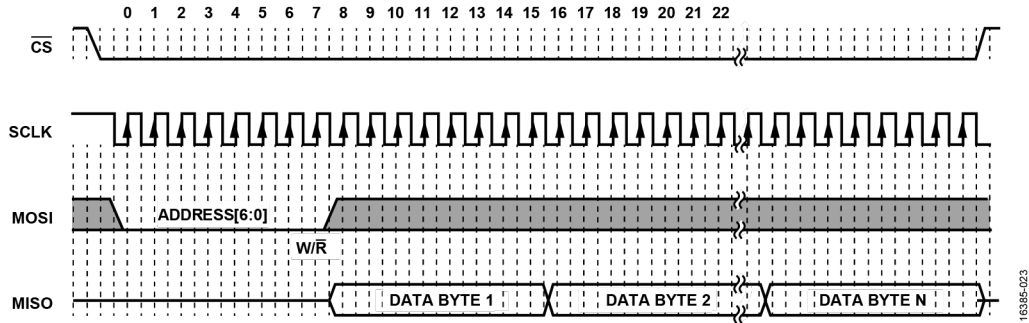


图28. SPI从机读时钟 (突发读模式, N个字节)

## 应用信息

### 典型连接图

图29为使用SPI通信端口时ADPD188BI的建议连接图。图30显示了一个使用I<sup>2</sup>C端口的电路。所需通信端口以及GPIO0和GPIO1线，连接到一个系统微处理器或传感器集线器。使用SPI端口时，必须将SDA和SCL引脚连接到1.8 V高电平以禁用I<sup>2</sup>C接口。使用I<sup>2</sup>C接口时，须将CS连接到1.8 V以禁用SPI。未使用的输入SCLK和MOSI须接地。EXT\_IN1和EXT\_IN 2引脚是电流输入，可以连接到外部传感器。电压源可以通过串联电阻连接到EXT\_IN1和EXT\_IN2引脚，从而有效地将电压转换为电流（参见“使用带电压源的EXT\_IN 1和EXT\_IN 2输入”部分）。

提供一个1.8 V稳压电源，连接到VDD1和VDD2。根据表1规定的峰值电流要求和“计算功耗”部分中的计算，VLEDx电平采用一个标准稳压器电路。将0.1μF陶瓷解耦电容尽可能靠近VDD1和VDD2放置；须将一个1.0μF陶瓷电容尽可能靠近VREF引脚放置。

为实现最佳噪声性能，应将AGND、DGND和LGND同时连接到一个较大导电表面，如接地层、接地灌流或较大接地走线。

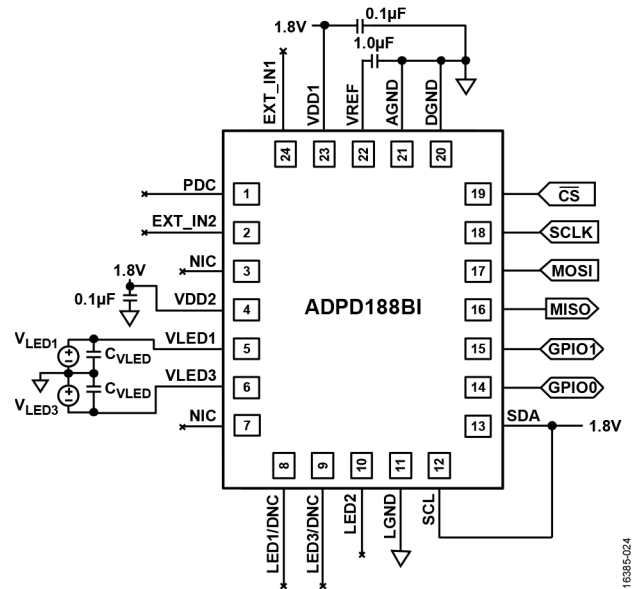


图29. SPI模式连接图

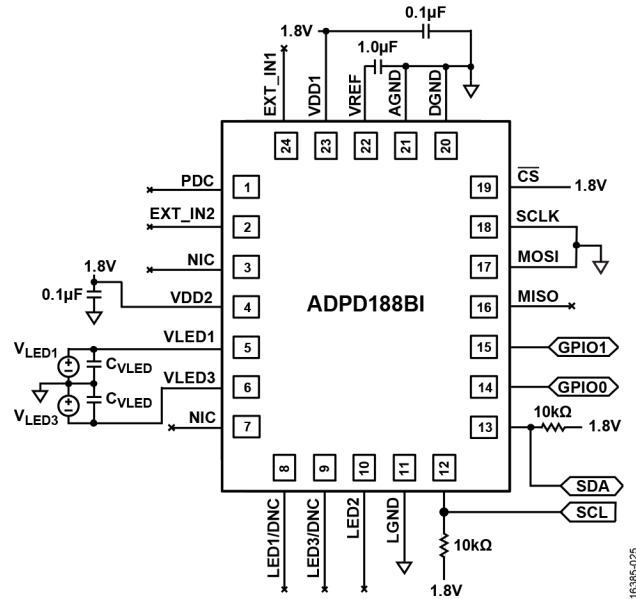


图30. I<sup>2</sup>C模式连接图

### 焊盘图形

图31给出了推荐的印刷电路板尺寸（焊盘图形）。表8和图4提供了推荐的焊接曲线。

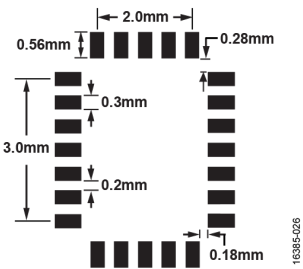


图31. 焊盘图形

### 建议启动时序

上电时，器件处于待机模式（寄存器0x10 = 0x0），如图23所示。ADPD188BI对上电顺序无特别要求。

要从待机模式开始测量，应执行如下步骤以启动ADPD188BI：

1. 将CLK32K\_EN位（寄存器0x4B的位7）置1以启动采样时钟（32 kHz时钟）。此时钟控制状态机。如果此时钟关闭，状态机将无法按照寄存器0x10的定义转换状态。
2. 将0x1写入寄存器0x10以强制器件进入编程模式。步骤1和步骤2可以交换，但实际状态转换要到这两步完成后才会发生。
3. 在器件处于编程模式时，根据需要以任意顺序写入其他控制寄存器以配置器件。
4. 将0x2写入寄存器0x10以开始正常采样操作。

要终止正常运行，执行如下步骤以将ADPD188BI置于待机模式：

1. 将0x1写入寄存器0x10以强制器件进入编程模式。
2. 在器件处于编程模式时，以任意顺序写入寄存器。
3. 将0x00FF写入寄存器0x00以清除所有中断。如果还需要清除FIFO，请将0x80FF写入寄存器0x00。
4. 将0x0写入寄存器0x10以强制器件进入待机模式。
5. （可选）复位CLK32K\_EN位（寄存器0x4B的位7）以停止32 kHz时钟。当器件处于待机模式时（寄存器0x10 = 0x0），寄存器0x4B的位7 = 0是唯一需要执行的写操作。若在编程模式或正常模式下将0写入此位，器件将无法转换到任何其他模式，包括待机模式，哪怕随后执行写操作要求转换也不行。因此，在这种看起来像待机模式的模式下，功耗会大大升高。有鉴于此，并且因为32 kHz时钟的功耗非常低，从易用性角度出发，建议让32 kHz时钟在开启后便一直保持运行。

## 读取数据

ADPD188BI提供了多种用于访问样本数据的方法。每个时隙可以独立配置以访问FIFO或数据寄存器中数据。还有中断信号可用，以便简化数据的及时访问。FIFO可以降低数据访问的系统时序要求。

### 利用FIFO读取数据

ADPD188BI含有一个128字节FIFO存储缓冲器，它可以配置用来存储任一或两个时隙的数据。寄存器0x11选择将各时隙的何种数据写入FIFO。注意：两个时隙均可使用FIFO，前提是其输出数据速率相同。

$$\text{输出数据速率} = f_{\text{SAMPLE}}/N_x$$

其中：

$f_{\text{SAMPLE}}$ 为采样频率。

$N$ 为各时隙的均值系数（ $N_A$ 用于时隙A， $N_B$ 用于时隙B）。换言之，要将来自两个时隙的数据均存入FIFO， $N_A$ 必须等于 $N_B$ 。

数据包以输出数据速率写入FIFO。FIFO的一个数据包包含各已使能时隙的一个完整样本。各光电二极管通道的数据可以存储为16位或32位形式。每个时隙可以存储每样本的2、4、8或16字节数据，具体字节数取决于模式和数据格式。为确保数据包完好无损，新数据只有在FIFO有足够的空间可存储一个完整数据包时才会写入。当空间不足时，到达的新数据会丢失。只要空间足够，FIFO就会继续存储数据。读取FIFO数据时，务必读取完整数据包，从而确保数据包完好无损。

FIFO中当前存储的字节数可通过寄存器0x00的位[15:8]得知。还有专用FIFO中断可用；当指定数量的数据被写入FIFO时，会自动产生该中断。

### 基于中断的方法

要利用基于中断的方法读取FIFO数据，请执行如下步骤：

1. 在编程模式下，根据运行需要设置时隙的配置。
2. 用各时隙的期望数据格式写入寄存器0x11。
3. 将FIFO\_THRESH（寄存器0x06的位[13:8]）设置为中断阈值。推荐值为一个数据包的16位字数减1。这样，当FIFO中至少有一个完整的数据包时，就会产生中断。
4. 将0写入FIFO\_INT\_MASK（寄存器0x01的位8）以使能FIFO中断。另外，将适当的值写入寄存器0x02的位中以配置中断引脚(GPIO0)。
5. 将寄存器0x10设置为0x2以进入正常工作模式。
6. 当中断发生时，
  - a. 不要求读取FIFO\_SAMPLES位，因为仅当有一个或多个数据包时才会产生中断。（可选）中断例程可以读取这些位，检查是否存在多于一个的数据包。
  - b. 利用一次或多次多字访问，通过寄存器0x60读取一个完整数据包。读取FIFO会自动释放空间以存储新样本。

从FIFO中读取数据后，FIFO中断会立即自动清零；当写入FIFO且字数超过阈值时，中断又会置位。



## 轮询方法

要利用轮询方法读取FIFO数据，请执行如下步骤：

1. 在编程模式下，根据运行需要设置时隙的配置。
2. 用各时隙的期望数据格式写入寄存器0x11。
3. 将寄存器0x10设置为2以进入正常工作模式。

然后开始轮询操作。

1. 等待轮询间隔到期。
2. 读取FIFO\_SAMPLES位（寄存器0x00的位[15:8]）。
3. 如果FIFO\_SAMPLES ≥ 包大小，则执行以下步骤以读取一个数据包：
  - a. 利用一次或多次多字访问，通过寄存器0x60读取一个完整数据包。读取FIFO会自动释放空间以存储新样本。
  - b. 重复步骤1。

当需要变更模式或中断正常采样时，FIFO必须清零。执行以下步骤以清除状态并清空FIFO：

1. 将寄存器0x10设置为0x1以进入编程模式。
2. 将1写入寄存器0x00的位15。

## 利用中断从寄存器读取数据

最新样本数据总是可从数据寄存器获得，并且在各时隙结束时同步更新。各光电二极管通道的数据值以16位值形式通过寄存器0x64至寄存器0x67（时隙A）和寄存器0x68至寄存器0x6B（时隙B）提供。如果允许达到最大值，则寄存器0x64至0x6B会削波。如果寄存器0x64至寄存器0x6B饱和，则各通道的未饱和（最多27位）值通过寄存器0x70至寄存器0x77（时隙A）和寄存器0x78至寄存器0x7F（时隙B）提供。样本中断可用来指示寄存器何时更新及可读取。要对指定时隙使用中断，请执行以下步骤：

1. 将0写入寄存器0x01中的相应位以使能样本中断。要启用时隙A的中断，向位5写入0。要启用时隙B的中断，向位6写入0。这两个中断可同时设置或设置其一。
2. 将适当的值写入寄存器0x02的位中以配置中断引脚（GPIOx）。
3. 当数据寄存器更新时，便会产生中断。
4. 中断处理程序必须执行如下操作：
  - a. 读取寄存器0x00并观测位5或位6，以确认发生的是哪个中断。如果仅使用一个中断，则不需要此步骤。
  - b. 读取数据寄存器，然后才能写入下一样本。系统必须有中断延迟；基于输出数据速率，中断处理时间必须足够短，以便在下一数据更新之前作出响应。
  - c. 将1写入寄存器0x00的位5或位6以清除中断。

如果同时使用两个时隙，可以仅使用时隙B中断来表示可以读取所有寄存器。建议使用多字读操作来传输数据寄存器中的数据。

## 不利用中断从寄存器读取数据

如果系统中断响应不够快或其可预测性不够高以致无法使用中断方法，或者如果未使用中断引脚（GPIOx），可以利用数据保持机制来实现可靠的数据访问。为保证从寄存器读取的数据来自同一采样时间，有必要在读取当前值时防止样本更新。无中断时序的寄存器读取方法如下：

1. 对于要求访问的时隙，写入1到SLOTA\_DATA\_HOLD或SLOTB\_DATA\_HOLD（分别为寄存器0x5F的位1和位2，两个时隙均可访问）。此设置可防止样本更新。
2. 根据需要读取寄存器。
3. 写入0到之前设置的SLOTA\_DATA\_HOLD或SLOTB\_DATA\_HOLD位（分别为寄存器0x5F的位1和位2）。重新允许样本更新。

因为在读操作发生的同时，新样本可能到达，这种方法可防止新样本部分覆盖正被读取的数据。

## 时钟与时序校准

ADPD188BI利用两个内部时基工作：一个32 kHz时钟设置采样时序，一个32 MHz时钟控制内部功能（如LED脉冲和数据捕捉等）的时序。两个时钟均在内部产生，并有大约10%（典型值）的器件间差异。

ADPD188BI为两个时钟均提供了一个简单的校准程序。

### 校准32 kHz时钟

此程序校准与输出数据速率相关的项目。此时钟的校准对于要求精确数据速率的项目很重要。

校准32 kHz时钟的步骤如下：

1. 将采样频率设置为系统能够处理的最高频率，如2000 Hz。32 kHz时钟控制采样时序，因此其频率可通过GPIO0引脚方便地访问。将适当的值写入寄存器0x02的位[2:0]以配置中断，并将0x0写入寄存器0x01的位5或位6，设置中断以采样频率发生。监控GPIO0引脚。中断频率必须与设置的采样频率匹配。

- 如果监测到的中断频率小于所设置的采样频率，则增大 CLK32K\_ADJUST位（寄存器0x4B的位[5:0]）的值。如果监测到的中断频率大于所设置的采样频率，则减小 CLK32K\_ADJUST位的值。
- 重复步骤1，直至监测到的中断信号频率接近所设置的采样频率。

### 校准32 MHz时钟

此程序校准与一个采样周期内的精密时序相关的项目，例如 LED脉冲宽度和间隔，并假设32 kHz时钟已经校准。

校准32 MHz时钟的步骤如下：

- 将0x1写入寄存器0x5F的位0。
- 将0x1写入寄存器0x50的位5（CLK32M\_CAL\_EN）以启用 CLK\_RATIO计算。此功能计数32 kHz时钟的两个周期中有多少32 MHz时钟周期。此功能启用后，所得值存储在寄存器0x0A的位[11:0]中，此比值的标称值为2000（0x07D0）。
- 通过下式计算32 MHz时钟误差：  

$$\text{时钟误差} = 32 \text{ MHz} \times (1 - \text{CLK\_RATIO}/2000)$$
- 按照下式设置寄存器0x4D的位[7:0]以调整频率：  

$$\text{CLK32M\_ADJUST} = \text{时钟误差}/109 \text{ kHz}$$
- 将0x0写入寄存器0x50的位5以复位CLK\_RATIO功能。
- 重复步骤1至步骤5，直至达到所需的精度。
- 将0x1写入寄存器0x5F的位0，并将GPIO0引脚设置回正常工作所需的模式。

### GPIO0和GPIO1提供的可选时序信号

ADPD188BI通过GPIO0和GPIO1引脚提供多个不同时序信号，以简化系统同步并实现灵活的触发选项。如果GPIOx引脚要与其他驱动器共享总线，则各引脚可配置为开漏输出；或者这些引脚也可以配置为总是驱动总线。在时序信号必须与默认值相反的情况下，还可以控制这两路输出的极性。

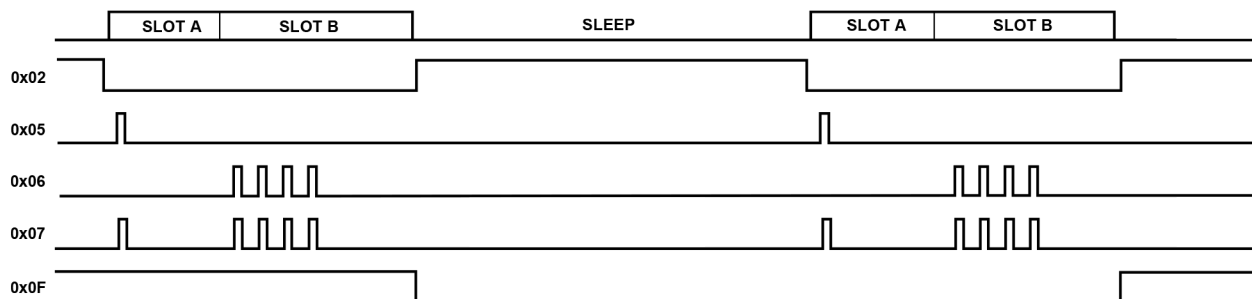


图32. GPIOx提供的可选时序信号——寄存器0x0B的位[12:8]或位[4:0] = 0x02、0x05、0x06、0x07和0x0F

其他驱动器共享总线，则各引脚可配置为开漏输出；或者这些引脚也可以配置为总是驱动总线。在时序信号必须与默认值相反的情况下，还可以控制这两路输出的极性。

表16. GPIOx控制设置

引脚名称	寄存器，位	设置描述
GPIO0	0x02，位0	0：极性高电平有效 1：极性低电平有效
	0x02，位1	0：始终驱动总线 1：置位时驱动总线
	0x02，位2	0：禁用GPIO0引脚驱动 1：使能GPIO0引脚驱动
GPIO1	0x02，位8	0：极性高电平有效 1：极性低电平有效
	0x02，位9	0：始终驱动总线 1：置位时驱动总线
	0x4F，位6	0：禁用GPIO1引脚驱动 1：使能GPIO1引脚驱动

各可用时序信号通过寄存器0x0B中的设置来控制，此寄存器的位[12:8]控制GPIO1提供的时序信号，位[4:0]控制GPIO0提供的时序信号。本数据手册描述的所有时序信号均可通过GPIO0和GPIO1两个引脚或其中之一提供。时序图见图32和图33。用于产生时序图的时隙设置参见表17。

表17. 用于产生图32和图33所示时序图的ADPD188BI设置

寄存器	设置	描述
0x31	0x0118	时隙A：1 LED脉冲
0x36	0x0418	时隙B：4 LED脉冲
0x15	0x0120	时隙A抽取 = 4，时隙B抽取 = 2

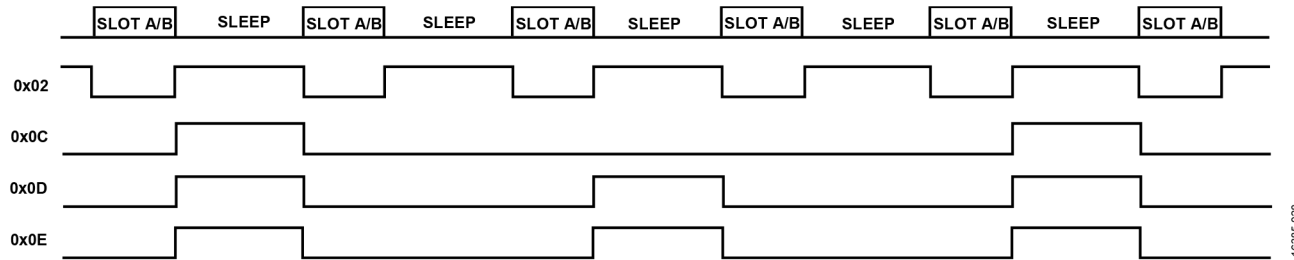


图33. GPIOx提供的可选时序信号——寄存器0x0B的位[12:8]或位[4:0] = 0x02、0x0C、0x0D和0x0E

16385-028

### 中断功能

设置寄存器0x0B的位[12:8]或位[4:0] = 0x01可配置相应引脚执行寄存器0x01中的设置所定义的中断功能。

### 采样时序

设置寄存器0x0B的位[12:8]或位[4:0] = 0x02可配置相应引脚来提供一个信号，其在当前采样的第一个时隙开始时置位，并在当前采样的最后一个时隙结束时解除置位。例如，若两个时隙均使能，则此信号在时隙A开始时置位，在时隙B结束时解除置位。若仅使能一个时隙，则此信号在使能的时隙开始时置位，在该时隙结束时解除置位。

### 脉冲输出

有三个选项可用来提供LED脉冲输出的副本。设置寄存器0x0B的位[12:8]或位[4:0] = 0x05可在相应引脚上提供时隙A LED脉冲的副本。设置为0x06时可提供时隙B脉冲，设置为0x07时可提供两个时隙的脉冲输出。

### 输出数据周期信号

有三个选项可用来提供一个信号以指示何时须将输出数据写入输出数据寄存器或FIFO。设置寄存器0x0B的位[12:8]或位[4:0] = 0x0C可提供一个信号以指示写入时隙A的数据值。设置为0x0D时可提供一个信号以指示写入时隙B的数据值，设置为0x0E时可提供一个信号以指示写入任一时隙的数据值。当时隙结束，输出数据已写入时，该信号置位；当后续采样开始时，该信号解除置位。在使用FIFO的情况下，此时序信号特别有用。例如，其中一个GPIOx引脚可配置为在FIFO达到寄存器0x06位[13:8]设置的FIFO阈值之后提供一个中断，而其他GPIOx引脚可配置为提供输出数据周期信号。此信号可用来触发外设（如加速度计），从而向处理器提供时间对准的信号。

### $f_s/2$ 输出

设置寄存器0x0B的位[12:8]或位[4:0] = 0x0F可配置相应引脚来提供一个以半采样速率切换的信号。当器件从待机模式切换到正常工作模式时， $f_s/2$ 时序信号总是从低电平有效状态开始，并在第一个样本完成时转换到高电平状态。

### 逻辑0输出

设置寄存器0x0B的位[12:8]或位[4:0] = 0x10可配置相应引脚来提供一个逻辑0输出。

### 逻辑1输出

设置寄存器0x0B的位[12:8]或位[4:0] = 0x11可配置相应引脚来提供一个逻辑1输出。

### 32 kHz振荡器输出

设置寄存器0x0B的位[12:8]或位[4:0] = 0x13可配置相应引脚来提供片上32 kHz振荡器的一个副本。

### LED驱动器引脚和LED电源电压

LED驱动器引脚（LED1/DNC、LED2和LED3/DNC）的绝对最大电压额定值为3.6 V。若施加的电压超过此额定值，将会影响器件运行的可靠性，某些情况下甚至导致器件完全停止正常工作。LED驱动器引脚的电压不得与LED本身的电源电压（ $V_{LED1}$ 和 $V_{LED3}$ ）相混淆。这些是施加到VLED1和VLED3上连接的内部LED阳极的电压。

### LED驱动器操作

ADPD188BI的LED驱动器是电流吸收器。图9显示了典型LED驱动器电流与LED驱动器电压的关系。图29显示了ADPD188BI通过LED驱动器连接到LED的基本原理图。“确定平均电流”部分和“确定CVLED”部分说明了旁路电容( $C_{VLED}$ )和LED电源电压( $V_{LEDx}$ )的要求。

## 确定平均电流

当ADPD188BI驱动LED时，它使用一系列短脉冲驱动LED。图34显示了ADPD188BI的脉冲突发序列典型配置。在此序列中，LED脉冲宽度 $t_{LED\_PULSE}$ 为 $3\mu s$ ，LED脉冲周期 $t_{LED\_PERIOD}$ 为 $19\mu s$ 。 $C_{VLED}$ 的目标是在各脉冲之间缓冲LED。在最差情况下，图34所示脉冲串是一个连续的短脉冲序列， $V_{LEDX}$ 电源必须供应平均电流。因此， $I_{LED\_AVERAGE}$ 计算如下：

$$I_{LED\_AVERAGE} = (t_{LED\_PULSE}/t_{LED\_PERIOD}) \times I_{LED\_PEAK} \quad (1)$$

其中：

$I_{LED\_AVERAGE}$ 为 $V_{LED}$ 电源需提供的平均电流。它也是 $V_{LEDX}$ 电源电流额定值。

$I_{LED\_PEAK}$ 为LED的峰值电流设置。

对于图34所示数值， $I_{LED\_AVERAGE} = 3/19 \times I_{LED\_PEAK}$ 。对于典型LED时序，平均 $V_{LEDX}$ 电源电流为 $3/19 \times 250 \text{ mA} = 39.4 \text{ mA}$ ，表明 $V_{LEDX}$ 电源必须支持40 mA的直流电流。

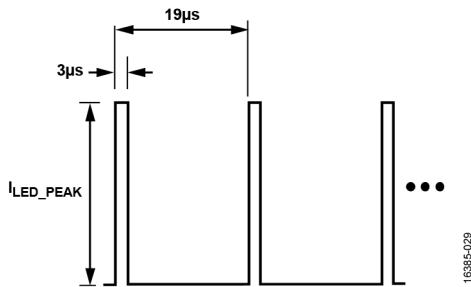


图34. LED脉冲突发序列典型配置

## 确定 $C_{VLED}$

为确定 $C_{VLED}$ 电容值，应确定所用LED的最大正偏电压 $V_{FB\_LED\_MAX}$ 。根据图35将 $I_{LED\_PEAK}$ 转换为 $V_{FB\_LED\_MAX}$ 。例如，对于100 mA电流， $V_{FB\_LED\_MAX}$ 为3.75 V。LED路径中的任何串联电阻也必须包含在此电压中。设计LED路径时应注意：通过电阻驱动100 mA电流时，小电阻也可能引起很大压降。这些电阻可能成为 $V_{LEDX}$ 电源的不必要限制。

为了正确确定 $C_{VLED}$ 电容的大小，在LED脉冲期间请勿将其耗尽到电容电压小于LED正偏的水平。 $V_{LEDX}$ 旁路电容最小值通过下式计算：

$$C_{VLED} = \frac{t_{LED\_PULSE} \times I_{LED\_PEAK}}{V_{LED\_MIN} - (V_{FB\_LED\_MAX} + 0.6)} \quad (2)$$

其中：

$t_{LED\_PULSE}$ 为LED脉冲宽度。

$I_{LED\_PEAK}$ 为运行器件所用LED上的最大正偏电流。

$V_{LED\_MIN}$ 为空载时 $V_{LED}$ 电源的最低电压。

$V_{FB\_LED\_MAX}$ 为LED实现 $I_{LED\_PEAK}$ 所需的最大正偏电压。

$C_{VLED}$ 等式的分子表示旁路电容为满足单个编程LED脉冲的最大电流要求而需提供的最大放电量（单位为库仑）。分母表示 $V_{LEDX}$ 电源的最低电压与LED需要的电压之差。LED需要的电压为LED阳极电压，以最大电流工作时，必须满足LED驱动器在100 mA时的0.6 V顺从电压和LED的正偏电压要求。对于一个典型的ADPD188BI示例，假设 $V_{LEDX}$ 电源最低值为4.5 V，蓝光LED的峰值电流为100 mA，则 $C_{VLED}$ 最小值等于 $2\mu F$ 。

$$C_{VLED} = (3 \times 10^{-6} \times 0.10)/(4.5 - (3.75 + 0.6)) = 2.0 \mu F \quad (3)$$

如等式3所示，最小电源电压降至接近最大阳极电压时，对 $C_{VLED}$ 的要求变得愈加严格，故电容值必须更高。将正确的值代入这些等式是非常重要的。例如，使用 $V_{LED\_MIN}$ 的平均值而不是 $V_{LED\_MIN}$ 的最差情况值，可能会导致问题。因此，强烈建议给 $C_{VLED}$ 加上足够大的裕量。

上面所示的计算假设 $V_{LEDX}$ 和 $C_{VLED}$ 之间的串联电阻 $<1\Omega$ ，并且电容在脉冲之间可以充满电。如果不是这种情况，则必须将脉冲数计入 $C_{VLED}$ 的值。

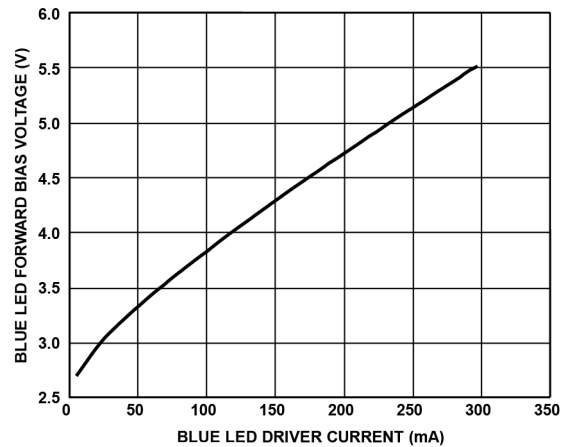


图35. 典型LED正偏压降与LED驱动器电流的关系

### 使用外部LED

ADPD188BI LED驱动器还连接到外部封装引脚,以便驱动器可以根据需要驱动外部LED。图36所示为支持驱动外部LED的连接图。

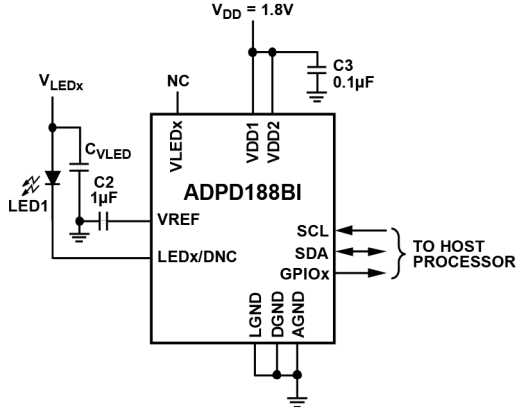


图36. 使用ADPD188BI LED驱动器驱动外部LED

### 计算功耗

ADPD188BI的功耗取决于用户选择的工作配置,可按照如下公式加以确定。

#### 总功耗

要计算总功耗,请使用公式4。

$$\text{总功耗} = I_{VDD\_AVERAGE} \times V_{DD} + I_{LED\_AVERAGE} \times V_{LED} \quad (4)$$

其中:

$I_{VDD\_AVERAGE}$ 为 $V_{DD}$ 平均电源电流(在VDD1和VDD2提供)。

$V_{DD}$ 为施加于VDD1和VDD2引脚的电压。

$I_{LED\_AVERAGE}$ 为LED平均电源电流。

$V_{LED}$ 为VLEDx引脚的电压。

#### 平均 $V_{DD}$ 电源电流

要计算平均 $V_{DD}$ 电源电流,请使用公式5。

$$I_{VDD\_AVG} = DR \times ((I_{AFE\_A} \times t_{SLOTA}) + (I_{AFE\_B} \times t_{SLOTB}) + Q_{PROC\_x}) + I_{VDD\_STANDBY} \quad (5)$$

其中:

DR为数据速率(单位为Hz)。

$I_{VDD\_STANDBY} = 0.2 \mu A$ 。

$Q_{PROC\_x}$ 为与处理时间相关的平均电荷,如下所示:

仅使能时隙A时,

$$Q_{PROC\_A} (C) = 0.35 \times 10^{-6}$$

仅使能时隙B时,

$$Q_{PROC\_B} (C) = 0.24 \times 10^{-6}$$

时隙A和时隙B均使能时,

$$Q_{PROC\_AB} (C) = 0.40 \times 10^{-6}$$

$$I_{AFE\_x} (A) = 3.0 \times 10^{-3} + (1.5 \times 10^{-3} \times NUM\_CHANNELS) + (4.6 \times 10^{-3} \times I_{LEDX\_PK} / SCALE\_X) \quad (6)$$

$$t_{SLOTx} (sec) = LEDx\_OFFSET + LEDx\_PERIOD \times PULSE\_COUNT \quad (7)$$

其中:

NUM\_CHANNELS为有效通道数。

$I_{LEDX\_PK}$ 为该特定时隙中使能的LED的峰值LED电流,单位为A。  
SCALE\_X为LED电流驱动的比例因子,由ILEDx\_COARSE寄存器的位13确定。

LEDx\_OFFSET为脉冲起始时间偏移,单位为秒。

LEDx\_PERIOD为脉冲周期,单位为秒。

PULSE\_COUNT为脉冲数。

注意,若时隙A或时隙B禁用,则相应时隙的 $I_{AFE\_x} = 0$ 。

#### 平均 $V_{LEDA}$ 电源电流

要计算平均 $V_{LEDA}$ 电源电流,请使用公式8。

$$I_{LED\_AVG\_A} = SLOTA\_LED\_WIDTH \times I_{LEDA\_PK} \times DR \times PULSE\_COUNT \quad (8)$$

其中:

SLOTA\_LED\_WIDTH为LED脉冲宽度,单位为秒。

$I_{LEDA\_PK}$ 为时隙A LED的峰值电流,单位为A。

#### 平均 $V_{LEDB}$ 电源电流

要计算平均 $V_{LEDB}$ 电源电流,请使用公式9。

$$I_{LED\_AVG\_B} = SLOTB\_LED\_WIDTH \times I_{LEDB\_PK} \times DR \times PULSE\_COUNT \quad (9)$$

其中:

SLOTB\_LED\_WIDTH为LED脉冲宽度,单位为秒。

$I_{LEDB\_PK}$ 为时隙B LED的峰值电流,单位为A。

#### 在信号受限的系统中优化SNR/W

在实践中,优化峰值SNR并不总是可行的。在信号受限的系统中,PPG信号的SNR性能低劣。这种情况下,在实现所需的直流回路电平之前,LED电流便已达到上限。

此种情况中的调整开始于峰值SNR调整停止之处。出发点一般是50 kΩ TIA增益,前提是3 mA的最低LED电流设置不会使光电二极管饱和,并且50kΩ增益能充分防范强背景光影响。否则,应使用25kΩ增益作为出发点。

调整过程的目标是让直流回路信号处于特定ADC范围，例如50%或60%。ADC范围选择与防止饱和（因为直流电平会随时间而波动）所需的裕量有关。PPG波形的SNR总是直流电平的某个百分比。如果在基础增益时不能实现目标水平，则提高增益并重复该过程。调整系统可能需要给增益规定一个上限，以防环境信号引起饱和。

### 调整脉冲数

优化LED峰值电流和TIA增益之后，提高每样本的脉冲数可提高SNR，幅度为脉冲数的平方根。有两种方法可提高脉冲数。脉冲数寄存器（寄存器0x31的位[15:8]和寄存器0x36的位[15:8]）可改变每个内部样本的脉冲数。寄存器0x15的位[6:4]和位[10:8]控制一起进行平均的内部样本数，然后将数据送至输出端。因此，每样本脉冲数等于脉冲数寄存器乘以被平均的后续样本数。一般而言，随着内部样本平均数增加，内部采样速率会提高，以便维持所需的输出数据速率。当脉冲数为16或更小时，SNR/W最优。脉冲数高于16时，脉冲数寄存器的平方根关系便不成立。然而，当利用寄存器0x15在样本之间平均时，此关系仍然成立。

注意，提高LED峰值电流会提高SNR，其增幅几乎与LED功耗成正比，但脉冲数提高n倍，SNR增幅标称值只有 $\sqrt{n}$ 。

使用样本和/均值功能（寄存器0x15）时，输出数据速率会降低，降幅为样本数之和。为维持固定的输出数据速率，采样频率（寄存器0x12）应提高与寄存器0x15所选值相同的倍数。例如，若输出数据速率为100 Hz，且对四个样本求和及求均值，则采样频率应设置为400 Hz。

### TIA ADC模式

如图37所示，可以将ADPD188BI置于这样一种模式：TIA直接接入ADC，而不使用模拟带通滤波器(BPF)和积分器。这种模式称为TIA ADC模式。TIA ADC模式有两个基本应用。正常工作时，所有背景光都被挡在信号链之外，因而不能测量。TIA ADC模式可以测量背景光和环境光的量。这种模式还能测量其他直流输入电流，如电阻的漏电流等。

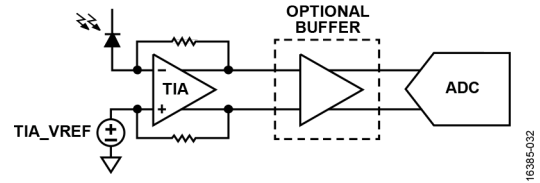


图37. TIA ADC模式框图

当器件处于TIA ADC模式时，BPF和积分器级会被旁路。这种旁路使得TIA直接接入ADC。ADC以设定的采样频率按顺序对通道1至通道4采样，每个样本以1  $\mu$ s间隔采集。

TIA ADC模式有两种工作模式。一种是反相配置，其中TIA ADC模式直接驱动ADC。要启用此模式，须将寄存器0x43（时隙A）和/或寄存器0x45（时隙B）设置为0xB065，这会旁路BPF和积分器。所需通道的ADC失调寄存器设置为0且TIA\_VREF设置为1.265 V时，在单脉冲和零输入电流状况下，ADC输出约为13,000个码。随着来自光电二极管的输入电流增加，ADC输出逐渐减小到0。

推荐的TIA ADC模式会旁路BPF并将积分器配置为缓冲器。要启用此模式，须将0xAE65写入寄存器0x43（时隙A）和/或寄存器0x45（时隙B）以旁路BPF。此外，要将积分器配置为缓冲器，须将寄存器0x42（时隙A）和/或寄存器0x44（时隙B）的位7设置为1，并将寄存器0x58的位7设置为1。所需通道的ADC失调寄存器设置为0且TIA\_VREF设置为1.265 V时，在单脉冲和零输入电流状况下，ADC输出约为13,000个码。随着来自光电二极管的输入电流增加，ADC输出逐渐减小到0。

将积分器配置为缓冲器时，可以选择使用增益1或增益0.7。使用0.7的增益可增加TIA输入端的可用动态范围。缓冲器增益通过寄存器0x42的位9（时隙A）和寄存器0x44的位9（时隙B）设置。此位设置为0（默认值）时，增益设置为1。此位设置为1时，配置增益为0.7的缓冲器。

ADC输出( $ADC_{OUT}$ )计算如下：

$$ADC_{OUT} = 8192 \pm \left( \frac{(2 \times TIA\_VREF - 2 \times i \times R_F - 1.8 \text{ V})}{146 \mu\text{V/LSB}} \times SLOTx\_BUF\_GAIN \right) \quad (10)$$

其中：

$TIA\_VREF$ 为TIA的偏置电压（默认值为1.265 V）。

$i$ 为TIA的输入电流。

$R_F$ 为TIA反馈电阻。

根据寄存器0x42的位9和寄存器0x44的位9的设置， $SLOTx\_BUF\_GAIN$ 为0.7或1。

公式10是一个近似计算式，未考虑内部失调和增益误差。计算还假设ADC偏移寄存器设置为0。

一个时隙可用于TIA ADC模式，同时另一个时隙用于正常脉冲模式。利用这种能力可以同时监控环境和脉冲信号。在配置为TIA ADC模式的时隙中监控环境信号，而在配置为正常模式的时隙中监控脉冲信号，此时环境信号被抑制。

### 正常工作中防止TIA饱和

监控TIA ADC模式的原因之一是防止环境引起饱和。在高光照条件下工作时，例如在无腔烟雾探测器设计中，有一个担忧是当ADPD188BI持续传输数据时，TIA级可能会饱和。这种饱和不是典型情况。基于设置，TIA只能处理一定水平的光电二极管电流。根据ADPD188BI的配置方式，如果来自光电二极管的电流水平超出TIA的处理能力，那么在LED脉冲周期，TIA输出会有有效拓展电流脉冲，使其变宽。这样就会违反AFE时序要求，因为BPF输出的正值部分会延伸到积分窗口的负值部分。因此，当有效光信号提高时，光信号会与自身相减，导致输出信号减小。

为测量TIA的响应并验证该级未饱和，应将器件置于TIA ADC模式并稍稍更改时序。具体说来，应扫描SLOTx\_AFE\_OFFSET，直至四个通道中的两个或三个达到最小值（注意TIA为反相配置）。并非所有四个通道都达到此最小值，因为通常使用3 μs LED脉冲宽度，且ADC以1 μs间隔按顺序对四个通道采样。此程序使ADC采样时间与LED脉冲对齐，以便测量落在光电二极管上的总光量（例如背景光 + LED脉冲）。

为确保TIA不饱和，安全工作区通常为 $\frac{3}{4}$ 满量程或更窄。通过表18确定每通道每脉冲的输出码与ADC电平的映射关系。在正常模式下，这些码是不同的，因为BPF和积分器不是单位增益元件。

### 测量PCB寄生输入电阻

在安装ADPD188BI的过程中，装配误差或PCB上的残渣可能会在输入端产生不需要的电阻。这些电阻可能在阳极和阴极之间形成，或在阳极与其他电源或地之间形成。正常工作时，ADPD188BI的环境抑制特性会屏蔽这些电阻的主要影响，故非常难以检测。但若达到1 MΩ至10 MΩ，这种电阻会增加噪声或

降低动态范围，从而严重影响性能。TIA ADC模式可用来筛查此类装配问题。

### 测量TIA输入分流电阻

还可能发生其他问题，TIA输入与PCB上的另一电源或地之间产生的电阻便是一个例子。此类电阻可能会迫使TIA过早进入饱和状态。这种过早饱和进而会缩小工作中器件的动态范围，并增加输入端的约翰逊噪声。要测量这些电阻，应在黑暗中将器件置于TIA ADC模式，并在光电二极管输入断开时（寄存器0x14的位[11:8] = 0或寄存器0x14的位[7:4] = 0）测量TIA ADC失调水平。然后连上黑暗中的光电二极管，减去TIA ADC模式值，并将差值换算为电流。如果值为正且ADC信号减小，则说明电阻连接到高于1.3 V的电压，例如V<sub>DD</sub>。进入TIA的电流引起输出下降。如果ADC码增加导致输出差值为负，则说明电流流出TIA，有一个分流电阻连接到低于1.3 V的电位，例如地。

### 使用带电压源的EXT\_IN 1和EXT\_IN 2输入

ADPD188BI可用于电压输入。电压输入可以在正常模式或TIA ADC模式下测量。如果这些输入不是LED驱动器激励的结果，则应优先选择TIA ADC模式。为了理解通过串联电阻R<sub>S</sub>的电压转换增益，可以按照下图38中的原理图确定电流。

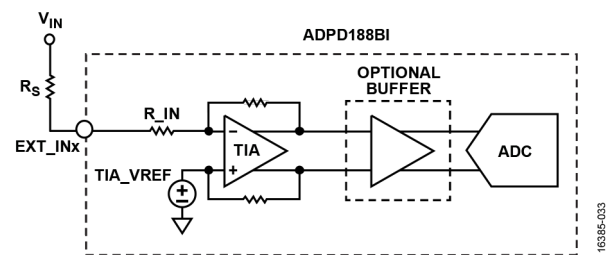


图38. ADPD188BI用于电压输入

$$\text{输入电流} = (V_{IN} - TIA\_VREF) / (R_S + R_{IN})$$

R<sub>IN</sub>的值如表2所示。光电二极管或其他电流输入不需要R<sub>IN</sub>，因为这些输入的电流不是输入电阻的函数。在TIA ADC模式下，从输入电流（单位为A）到ADC码(LSB)的转换参见表18。表2列出了正常模式下的电流转换。表18所示的偏移水平表示零电流输入下的预期代码值。对于非零输入电流，可以将nA/LSB的转换增益加到此值上。

表18. TIA ADC模式和数字积分模式的模拟规格

参数	测试条件/注释	典型值	单位
TIA ADC偏移水平	输入悬空 (输入电流= 0 A)；寄存器0x43和寄存器0x45 = 0xAE65；寄存器0x42和寄存器0x44的位7 = 1，寄存器0x58的位7 = 1 TIA_VREF = 寄存器0x42和寄存器0x44的位[5:4] = 0 (1.14 V) TIA_VREF = 寄存器0x42和寄存器0x44的位[5:4] = 1 (1.01 V) TIA_VREF = 寄存器0x42和寄存器0x44的位[5:4] = 2 (0.89 V) TIA_VREF = 寄存器0x42和寄存器0x44的位[5:4] = 3 (1.27 V)；推荐用于PD输入	11400 9700 8100 13200	LSB LSB LSB LSB
TIA ADC饱和水平 <sup>1</sup>	表示为每通道每样本的值；缓冲器增益 = 1 25 kΩ 50 kΩ 100 kΩ 200 kΩ	38.32 19.16 9.58 4.79	μA μA μA μA
TIA ADC分辨率	表示为每通道每样本的值；缓冲器增益 = 1 25 kΩ 50 kΩ 100 kΩ 200 kΩ	2.92 1.5 0.73 0.37	nA/LSB nA/LSB nA/LSB nA/LSB

<sup>1</sup> TIA线性动态范围为所列饱和水平的85%

表19. 在正常采样模式和TIA ADC模式之间切换的配置寄存器

地址	数据位	位名称	正常模式值	TIA ADC模式值	描述
0x42	[15:10]	SLOTA_AFE_MODE	0x07	不适用	正常模式下，此设置配置积分器模块以优化操作。此设置对TIA ADC模式不重要。
	9	SLOTA_BUF_GAIN	0x0	0x0	0：缓冲器增益 = 1.0。 1：缓冲器增益 = 0.7。
	7	SLOTA_INT_AS_BUF	0x0	0x1	0：正常积分器配置。 1：在TIA ADC模式下将积分器转换为缓冲放大器（0x43 = 0xAE65必需）。
0x43	[15:0]	SLOTA_AFE_CFG	0xADA5	0xAE65	间隙A AFE连接。 0xAE65：旁路BPF。 0xB065：也可用于TIA ADC模式。此设置旁路BPF和积分器。
0x44	[15:10]	SLOTB_AFE_MODE	0x07	不适用	正常模式下，此设置配置积分器模块以优化操作。此设置对TIA ADC模式不重要。
	9	SLOTB_BUF_GAIN	0x0	0x0	0：缓冲器增益 = 1.0。 1：缓冲器增益 = 0.7。
	7	SLOTB_INT_AS_BUF	0x0	0x1	0：正常积分器配置。 1：将积分器转换为缓冲放大器（0x45 = 0xAE65必需）。
0x45	[15:0]	SLOTB_AFE_CFG	0xADA5	0xAE65	间隙B AFE连接。 0xAE65：旁路BPF。 0xB065：也可用于TIA ADC模式。此设置旁路BPF和积分器。
0x58	7	ENA_INT_AS_BUF	0x0	0x1	支持在TIA ADC模式下将积分器配置为缓冲器



## 悬空模式

ADPD188BI有一种独特的工作模式——悬空模式，它在低光照条件下能以低功耗实现出色的SNR。在悬空模式下，光电二极管首先被预调到已知状态，然后将光电二极管阳极与ADPD188BI的接收路径断开预设的悬空时间量。在悬空期间，来自环境光和/或脉冲LED灯（取决于工作模式）的光线照在光电二极管上。来自传感器的电荷直接存储在传感器的电容上。在悬空时间结束时，光电二极管切换回ADPD188BI的接收路径，积累的电荷涌入，随后由ADPD188BI的积分器进行积分，每个脉冲可以处理大量的电荷，而信号路径增加的噪声量极小。电荷在光电二极管的外部电容上积分足够长的时间以获取最多电荷，这与信号路径（会给信号增加噪声）的放大器无关。

对于给定测量，放大器和ADC噪声值是恒定的。为了获得最佳SNR，希望每次测量具有较大的信号（电荷）。在正常模式下，由于脉冲时间是固定的，因此每次测量的电荷只能通过提高LED驱动电流来增加。对于高光照条件，这是足够的。但在低光照条件下，可用电流存在限制。此外，高电流脉冲在某些系统中会引起接地噪声。蓝光LED在高电流下效率较低，许多电池设计不能有效地提供高电流脉冲。悬空模式允许用户通过提高LED驱动电流或增加悬空时间来灵活地增加每次测量的电荷量。这种灵活性在低电流传输比(CTR)情况下（例如10nA/mA）特别有用，正常模式需要多个脉冲以达到可接受的SNR水平。

在悬空模式下，信号路径旁路BPF并仅使用TIA和积分器。在正常模式下，脉冲的形状是已知的（通常为2 $\mu$ s或3 $\mu$ s），并且对于不同器件和在不同条件下是一致的。通过BPF的信号形状也是可预测的，这样用户就能将积分器时序与滤波信号的过零点对齐。在悬空模式下，电荷转储产生的信号形状可能因器件和条件而异。滤波后的信号无法可靠对齐，因此不能使用BPF。在悬空模式下，整个电荷转储是在积分器的负周期中积分，正周期会消除任何偏移。

## 悬空模式测量周期

图39为悬空模式测量周期时序图，下面是对所示几点的详细说明：

- 预调周期显示在A点之前。光电二极管连接到TIA，光电流流入TIA。光电二极管阳极保持在0.9 V（寄存器0x42和寄存器0x44的位[5:4] = 0x2设置TIA\_VREF = 0.9 V）。通过设置寄存器0x54的位7 = 1和寄存器0x54的位[9:8] = 0x2（对于时隙A），光电二极管反向偏置到约250 mV的最大反偏电压。此时，TIA的输出(TIA\_OUT) = TIA\_VREF - ( $I_{PD} \times R_F$ )，其中 $I_{PD}$ 为从PD流入ADPD188BI输入的电流，积分器关闭。
- 在A点，光电二极管与接收路径断开。光线继续照在光电二极管上，产生的电荷直接累积在光电二极管电容上。随着电荷累积，悬空光电二极管阳极处的电压升高。TIA与ADPD188BI的输入断开连接，因此没有电流流过TIA，TIA输出位于TIA\_VREF。在B点之前，积分器复位为0。在“同步LED测量的悬空模式”部分中，LED在A点和D点之间的时间发出脉冲。不允许悬空时间小于4 $\mu$ s。
- 在B点，积分器开始正积分阶段。TIA输出和积分器基准之间的小直流偏移会导致积分器输出斜升而产生正偏移，或斜降而产生负偏移。在此期间，光电二极管继续累积电荷。
- 在C点，积分器开始负积分阶段。这种极性反转开始消除由偏移引起的任何信号。该偏移消除继续到点F，其中所有偏移被完全消除。
- 在D点，光电二极管切换到接收路径，光电二极管电容在悬空期间累积的所有电荷被转储到TIA中。典型电荷转储时间小于2 $\mu$ s。当电流流过TIA时，TIA输出用一个大的负信号进行响应。由于积分器此时处于负积分阶段，因此积分器输出随着器件的输入电流积回总电荷而升高。在D点和E点之间，入射在光电二极管上的任何光线都会产生额外的光电流，积分器将其立即积分为电荷。
- 在E点，TIA断开与接收路径的连接，TIA输出回到TIA\_VREF。在E点和F点之间，积分器完成负积分阶段和对偏移的消除。
- 在F点，积分器输出保持到由ADC采样为止。

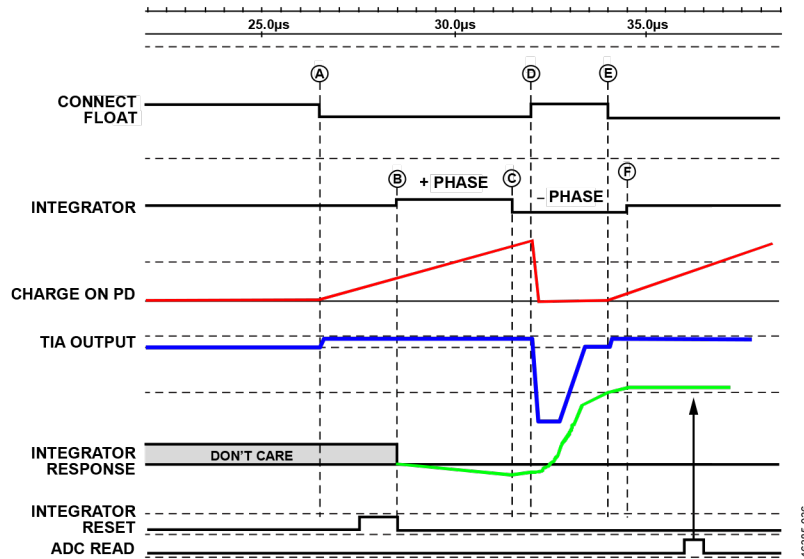


图39. 悬空模式测量周期时序图

### 悬空模式限制

使用悬空模式时，必须充分了解该模式的限制。例如，光电二极管的电容上可以累积的电荷量是有限的，积分器可以积分的电荷量也有一个最大值。基于光电二极管的250 mV初始反向偏压，如果光电二极管在正向偏压约200 mV时开始变为非线性，那么阳极电压从悬空时间开始时的起点提高到电荷停止以线性方式累积为止有约450 mV的裕量。人们希望仅在光电二极管的线性区间中操作（参见图40）。为了验证悬空模式是否在二极管的线性区间中运行，用户可以执行简单的检查。在期望的悬空时间记录数据，然后在悬空时间的一半时记录数据。这两个接收信号的比例最好为2:1。如果该比例不成立，则二极管可能在更长的悬空时间开始正向偏置并变为非线性。

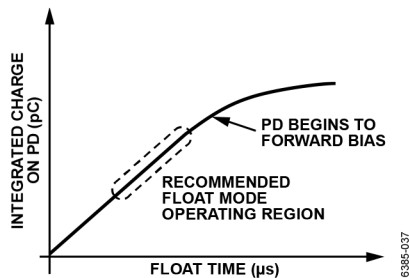


图40. 光电二极管上积分电荷的传递函数与悬空时间的关系

光电二极管电容上可以储存且传感器保持在线性工作区间的最大电荷量可通过下式估算：

$$Q = CV$$

其中：

Q为积分电荷。

C为光电二极管的电容。

V为光电二极管变为非线性之前其上的电压变化量。

假设一个典型分立光学设计使用一个具有70 pF电容和450 mV裕量的7 mm<sup>2</sup>光电二极管，那么光电二极管电容可储存的最大电荷量为31.5 pC。

此外，考虑ADPD188BI积分器可以积分的最大电荷量。积分器最多可以积分7.6 pC。将此电荷折合到输入时，应考虑TIA增益。当TIA增益为200kΩ时，折合到输入的电荷与积分器上的积分电荷为1:1。对于100kΩ增益，该比率为2:1；对于50kΩ增益，该比率为4:1；对于25kΩ增益，该比率为8:1。对于上面使用一个具有70 pF电容的光电二极管的例子，使用50kΩ TIA增益并设置悬空时间，使得对于单个脉冲，ADC的输出为满量程的70%，这是典型的工作条件。在这些工作条件下，对于光电二极管电容上累积的21.2 pC电荷，积分器每个脉冲积分5.3 pC。然而，对于较小CTR，在光电二极管电容上累积21.2 pC的电荷可能需要很长时间，在这种情况下，应根据给定时间内可以累积多少电荷来使用较高的TIA增益。最终，悬空时间取决于测量类型（环境或脉冲LED）、光电二极管电容和系统的CTR。

### 环境光测量的悬空模式

悬空模式可用于背景光足够小的环境光测量。对于更高强度的环境光测量，应使用TIA ADC模式。只要悬空时间充足，便可测量少量的光，使得传入的电荷能够累积到足够高的水平（在系统的本底噪声之上）以便进行测量。光源可以是同步光（例如来自脉冲LED）和异步光（即背景）的任何组合。如果没有系统产生的光源，那么测量只是对背景光的测量。

使用双脉冲差分测量技术来消除电漂移和失调。进行两次测量，每次测量使用不同的悬空时间。第一个悬空时间比第二个脉冲短得多。进行两次测量之后，从测量结果2中减去测量结果1，从而有效消除两次测量共有的任何失调和漂移。剩下的就是环境光测量结果，其基于一段时间（等于第一和第二悬空时间之差）内积分的电荷量。例如，如果悬空时间1为6μs，悬空时间2为26μs，则环境光测量基于光电二极管电容在20μs内积分的电

荷量，失调和漂移被移除。在环境光的悬空模式下，脉冲数必须设置为2以便消除漂移和失调，因为只有第一个脉冲可以很短。可以使用两个以上的脉冲，但脉冲2到n的长度务必相同。如果不需要消除漂移，可以使用任意数量的脉冲并将其相加。图41显示了悬空环境模式时序的例子，表20详细说明了必须配置的相关寄存器。

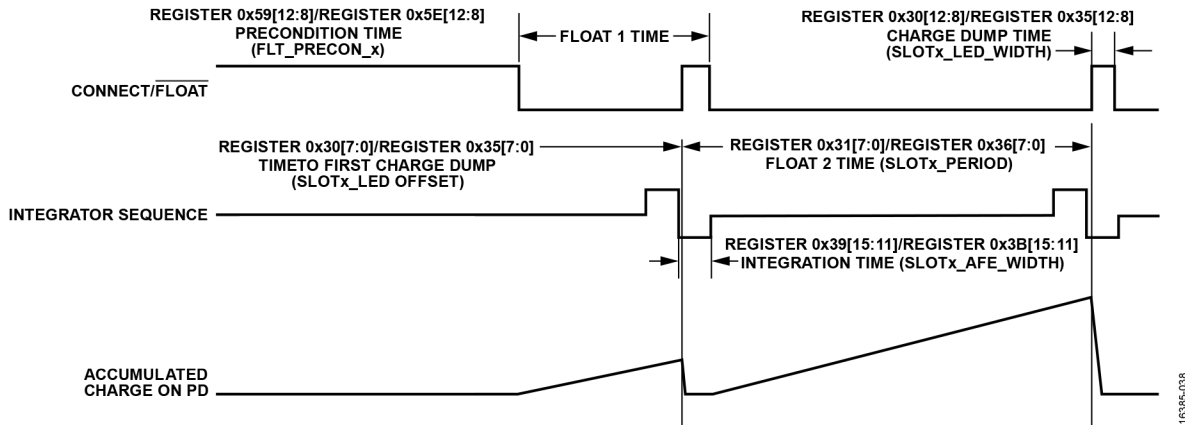


图41. 悬空环境模式时序示例

表20. 悬空环境模式寄存器

组	寄存器名称	寄存器		悬空模式描述
		时隙A	时隙B	
悬空工作模式	SLOTx_LED_SEL	0x14, 位[1:0]	0x14, 位[3:2]	设置为0, 使能悬空模式。
	FLT_EN_x	0x5E, 位[14:13]	0x59, 位[14:13]	设置为3, 连接脉冲之间使能悬空。
	FLT_MATH12_x	0x58, 位[2:1]	0x58, 位[6:5]	设置为2, 减去第一个脉冲并加上第二个脉冲。
	SLOTx_AFE_CFG	0x43, 位[15:0]	0x45, 位[15:0]	设置为0xAE65, 使用TIA和积分器, 旁路BPF。
	SLOTx_TIA_VREF	0x42, 位[5:4]	0x44, 位[5:4]	设置为2, TIA_VREF = 0.9V。
	SLOTx_V_CATHODE REG54_VCAT_ENABLE	0x54, 位[9:8] 0x54, 位7	0x54, 位[11:10] 0x54, 位7	设置为2, 光电二极管在预调时有250 mV反向偏压。 设置为1, 覆盖寄存器0x3C阴极电压设置。
悬空模式时序	FLT_PRECON_x	0x5E, 位[12:8]	0x59, 位[12:8]	预调时间 (至悬空1时间开始)。
	SLOTx_PERIOD	0x31, 位[7:0]	0x36, 位[7:0]	8个LSB的悬空周期, 单位为μs; 悬空2时间 = SLOTx_PERIOD
	SLOTx_PERIOD	0x37, 位[1:0]	0x37, 位[9:8]	2个MSB的悬空周期。
	SLOTx_LED_WIDTH	0x30, 位[12:8]	0x35, 位[12:8]	连接时间, 单位为μs; 这是用于从光电二极管电容转储累积电荷的时间量; 通常设置为2μs。
	SLOTx_LED_OFFSET	0x30, 位[7:0]	0x35, 位[7:0]	至第一次电荷转储的时间; 悬空1时间 = (SLOTx_LED_OFFSET + SLOTx_LED_WIDTH) - FLT_PRECONx。
	SLOTx_AFE_WIDTH	0x39, 位[15:11]	0x3B, 位[15:11]	积分时间, 单位为μs; 设置为FLT_CONNx + 1。
	SLOTx_AFE_OFFSET	0x39, 位[10:0]	0x3B, 位[10:0]	积分器启动时间, 增量为31.25 ns; 设置为 (SLOTx_LED_OFFSETx - SLOTx_AFE_WIDTH - 9.25) μs。
SLOTx_PULSES	0x31, 位[15:8]	0x36, 位[15:8]	脉冲数; 对于悬空环境模式, 设置为2。	

**同步LED测量的悬空模式**

在悬空LED模式下，环境光和脉冲LED灯在悬空时间内产生光电流。在 $CTR < 10 \text{ nA/mA}$ 的低信号条件下，悬空LED模式合乎需要。悬空模式在较长LED脉冲期间累积接收到的电荷，而不会增加来自信号路径的噪声，有效实现能达到的每光子最高SNR。

与悬空环境模式一样，多个脉冲会抵消电气失调和漂移，但在悬空LED模式下，还必须消除环境光，因为只需要LED脉冲的反射回波。为此，应使用偶数个等长脉冲。对于每对脉冲，LED在其中一个脉冲中闪烁，在另一个脉冲中不闪烁。LED+环境+失调的回波存在于其中一个脉冲中。另一方面，仅存在环境光和失调。减去两个脉冲，从而消除环境光以及任何失调和漂移。

建议使用四脉冲组进行测量，其中LED在脉冲2和脉冲3上闪烁。累加器将脉冲2和脉冲3相加，然后减去脉冲1和脉冲4。为了提高SNR，应使用多个四脉冲组。

FLT\_LED\_FIRE\_x（寄存器0x5A的位[15:8]）的设置决定LED在哪个脉冲位置触发。哪些脉冲位置相加或相减是在寄存器0x58的FLT\_MATH12x和FLT\_MATH34x位中配置。这些序列以四个脉冲一组重复。写入FIFO或数据寄存器的值取决于每个采样周期的总脉冲数。例如，如果器件设置为32个脉冲，则FLT\_LED\_FIRE\_x和FLT\_MATHxxx中定义的四脉冲序列重复8次，并执行单次寄存器或FIFO写操作以写入基于32个脉冲的最终值。表21详细说明了悬空LED模式的相关寄存器。

**表21. 悬空LED模式寄存器**

组	寄存器名称	寄存器		悬空模式描述
		时隙A	时隙B	
悬空工作模式	SLOTx_LED_SEL	0x14, 位[1:0]	0x14, 位[3:2]	设置为0，使能悬空模式。
	FLT_EN_x	0x5E, 位[14:13]	0x59, 位[14:13]	设置为3，连接脉冲之间使能悬空。
	FLT_MATH12_x	0x58, 位[2:1]	0x58, 位[6:5]	设置为2，减去第一个脉冲并加上第二个脉冲。
	FLT_MATH34_x	0x58, 位[9:8]	0x58, 位[11:10]	设置为1，加上第三个脉冲并减去第四个脉冲。
	SLOTx_AFE_CFG	0x43, 位[15:0]	0x45, 位[15:0]	设置为0xAE65，使用TIA和积分器，旁路BPF。
	SLOTx_TIA_VREF	0x42, 位[5:4]	0x44, 位[5:4]	设置为2，TIA_VREF = 0.9V。
	SLOTx_V_CATHODE	0x54, 位[9:8]	0x54, 位[11:10]	设置为2，光电二极管在预调时有250 mV反向偏压。
	REG54_VCAT_ENABLE	0x54, 位7	0x54, 位7	设置为1，覆盖寄存器0x3C阴极电压设置。
	FLT_LED_SELECT_x	0x3E, 位[15:14]	0x3F[15:14]	悬空LED模式的LED选择。 00 = 无LED。 01 = LED1。 10 = LED2。 11 = LED3。
悬空模式时序	FLT_PRECON_x	0x5E, 位[12:8]	0x59, 位[12:8]	预调时间（至悬空1时间开始）。
	SLOTx_PERIOD	0x31, 位[7:0]	0x36, 位[7:0]	8个LSB的悬空周期，单位为 $\mu\text{s}$ 。悬空2时间 = SLOTx_PERIOD。悬空2时间对于第一个脉冲之后的每个脉冲都有效。在悬空LED模式下，悬空1时间必须设置为等于悬空2时间。
	SLOTx_PERIOD	0x37, 位[1:0]	0x37, 位[9:8]	2个MSB的悬空周期。
	SLOTx_LED_WIDTH	0x30, 位[12:8]	0x35, 位[12:8]	连接时间，单位为 $\mu\text{s}$ ，即用于从光电二极管电容转储累积电荷的时间量。通常设置为2 $\mu\text{s}$ 。
	SLOTx_LED_OFFSET	0x30, 位[7:0]	0x35, 位[7:0]	至第一次电荷转储的时间。悬空1时间 = (SLOTx_LED_OFFSET + SLOTx_LED_WIDTH) - FLT_PRECONx。对于悬空LED模式，悬空1时间必须等于悬空2时间。

组	寄存器名称	寄存器		悬空模式描述
		时隙A	时隙A	
	SLOTx_AFE_WIDTH	0x39, 位[15:11]	0x3B, 位[15:11]	积分时间, 单位为 $\mu\text{s}$ 。设置为FLT_CONN + 1。
	SLOTx_AFE_OFFSET	0x39, 位[10:0]	0x3B, 位[10:0]	积分器启动时间, 增量为31.25 ns。设置为(SLOTx_LED_OFFSET - SLOTx_AFE_WIDTH - 9.25) $\mu\text{s}$ 。
	SLOTx_PULSES	0x31, 位[15:8]	0x36, 位[15:8]	脉冲数; 必须设置为2的倍数, 最小值为2。
	FLT_LED_WIDTH_x	0x3E, 位[12:8]	0x3F, 位[12:8]	悬空LED模式的LED脉冲宽度, 单位为 $\mu\text{s}$ 。
	FLT_LED_OFFSET_x	0x3E, 位[7:0]	0x3F, 位[7:0]	悬空LED模式下第一个LED脉冲的时间。
	FLT_LED_FIRE_x	0x5A, 位[11:8]	0x5A, 位[15:12]	在任何给定的四脉冲序列中, LED在选定位置触发。选择为低电平有效(即若为0则LED触发)。例如, 在时隙B的四脉冲序列中, 寄存器0x5A的位12是第一个脉冲, 寄存器0x5A的位15是第四个脉冲。对于四脉冲序列, 将0x9写入寄存器0x5A的位[15:12], 则LED在第二和第三脉冲触发。

时隙B的四脉冲悬空LED序列的时序图如图42所示。在此示例中, 器件设置12 $\mu\text{s}$ 的LED脉冲, 其落在16 $\mu\text{s}$ 的悬空周期内, 其中2 $\mu\text{s}$ 用于转储光电二极管上累积的电荷。积分时间设置为3 $\mu\text{s}$ , 比电荷转储时间多1 $\mu\text{s}$ , 以便在对传入电荷进行积分时有一个时序裕量。请注意, 积分开始时间内置了9 $\mu\text{s}$ 的偏移。设置SLOTx\_AFE\_OFFSET值时, 应考虑此偏移量。如图42所示, 第一次电荷转储的时间设置为30 $\mu\text{s}$ 。SLOTx\_AFE\_OFFSET设置为0x238 (17.75 $\mu\text{s}$ ), 其中包含3 $\mu\text{s}$ 积分时间、9 $\mu\text{s}$ 偏移和额外的250 ns 边沿放置裕量。

使用下式计算SLOTx\_AFE\_OFFSET:

$$SLOTx\_AFE\_OFFSET = SLOTx\_LED\_OFFSET - \\ SLOTx\_AFE\_WIDTH - 9.25 \mu\text{s}$$

积分周期的放置使得积分的负阶段以电荷转储阶段为中心。TIA是反相级, 因此, 在从光电二极管转储电荷期间放置积分的负阶段会导致积分器随着TIA的趋负输出信号而增加。

LED在四脉冲序列的第二和第三脉冲中闪烁。设置寄存器0x58的位[6:5] = 2和寄存器0x58的位[11:10] = 1, 强制器件加上第二和第三脉冲, 同时减去第一和第四脉冲, 从而有效地消除环境光以及电气失调与漂移。

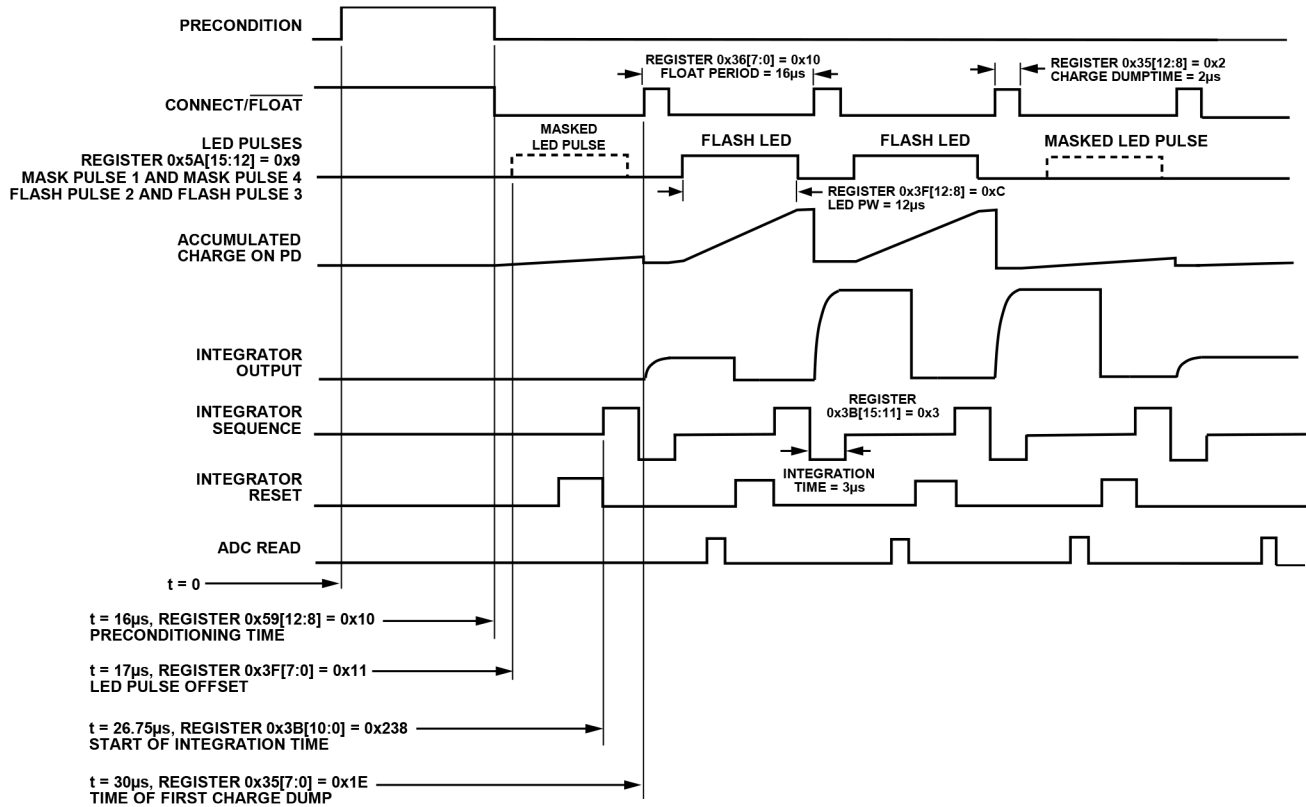


图42. 四脉冲悬空LED模式序列的示例时序图

悬空环境模式与悬空LED模式的比较如表22和表23所示。

表22. 悬空环境模式 — 测量环境光水平

脉冲	悬空时间	积分电荷	计算	结果
1	较短	失调, 环境1 (较短时间)	减	环境测量 = 环境2 - 环境1 (失调抵消)
2	较长	失调, 环境1 (较短时间)	加	
3	不适用	不适用	不适用	
4	不适用	不适用	不适用	

表23. 悬空LED模式 — 测量来自LED的同步反射光

脉冲	悬空时间	积分电荷	计算	结果
1	相等	失调 + 环境	减	同步LED响应 = 反射LED回波 (失调和环境抵消)
2	相等	失调 + 环境 + LED	加	
3	相等	失调 + 环境 + LED	加	
4	相等	失调 + 环境	减	

### 在悬空LED模式下监测环境光水平

在实际应用中，环境光水平常常不断变化。当使用悬空LED模式时，增加的环境光量可能接近某种水平，导致其使用光电二极管电容上可储存电荷的不可接受的动态范围。因此，需要监测环境光水平，以便在必要时更改配置，例如悬空时间、TIA增益和工作模式。有两种方法可以监测环境光照水平。一种方法是在交替时隙中使用TIA ADC模式，连续监测环境光水平。另一种方法是使用ADPD188BI的一个功能，即在悬空工作模式期间在后台自动监测环境光水平，并与用户定义的阈值进行比较。如果环境光水平超过此阈值的次数达到用户定义的次数，器件就会设置一个标志，该标志可以由用户读取或输出到GPIO。表24列出了悬空LED模式下用于监测环境光水平的所有寄存器。

用户通过BG\_THRESH\_x位设置环境水平阈值，悬空LED模式中扣减周期的ADC结果与该阈值进行比较。悬空LED模式中的扣减周期是脉冲序列中屏蔽LED脉冲的位置；因此，它是背景水平测量结果。ADC结果等于原始ADC输出减去ADC失调寄存器（寄存器0x18至寄存器0x1B和寄存器0x1E至寄存器0x21）的内容。在BG\_COUNT\_x位中，用户设置特定通道的ADC结果超出BG\_THRESH\_x的周期数限值，超过此限值时BG\_STATUS位即置1。在扣减周期中，每次ADC结果超过BG\_THRESH\_x值时，内部计数器就会递增。每个通道都有自己的计数器。当此计数超过BG\_COUNT\_x位中设置的限值时，该通道对应的BG\_STATUS位就会置1。用户可以周期性地监视BG\_STATUS位以检查置位情况。或者，如果设置了BG\_STATUS标志，可以置位GPIOx引脚。有关可在GPIOx上显示的BG\_STATUS标志和中断的各种逻辑组合，请参见表24。

**表24. 悬空LED模式下用于监测环境光水平的寄存器**

悬空模式寄存器名称	寄存器		描述
	时隙A	时隙B	
BG_STATUS_x	0x04, 位[3:0]	0x04, Bits[7:4]	背景光水平与背景阈值(BG_THRESH_x)相比较的状态。任何位为1表示超过阈值已达到BG_COUNT_x次。该寄存器在读取后清0。 位0: 时隙A, 通道1超过阈值次数。 位1: 时隙A, 通道2超过阈值次数。 位2: 时隙A, 通道3超过阈值次数。 位3: 时隙A, 通道4超过阈值次数。 位4: 时隙B, 通道1超过阈值次数。 位5: 时隙B, 通道2超过阈值次数。 位6: 时隙B, 通道3超过阈值次数。 位7: 时隙B, 通道4超过阈值次数。
BG_THRESH_x	0x16, 位[13:0]	0x1C[13:0]	悬空模式下在扣减周期中与ADC结果进行比较的背景阈值。如果ADC结果超过该寄存器中的值，则BG_COUNT_x递增。
BG_COUNT_x	0x16, 位[15:14]	0x1C[15:14]	这是在悬空模式扣减周期中BG_STATUS_x位置1之前ADC值超过BG_THRESH_x值的次数。 0x0: 从不设置BG_STATUS_x。 0x1: 超过BG_THRESH_x 1次时设置。 0x02: 超过BG_THRESH_x 4次时设置。 0x03: 超过BG_THRESH_x 16次时设置。
GPIO0_ALT_CFG	0x0B[4:0]	0x0B[4:0]	GPIO0对下列条件置位： 0x10: BG_STATUS_x的位[3:0]的逻辑或。 0x1A: BG_STATUS_x的位[7:4]的逻辑或。 0x1B: BG_STATUS_x的位[7:0]的逻辑或。 0x1C: BG_STATUS_x的位[7:0]与INT的逻辑或。
GPIO1_ALT_CFG	0x0B[12:8]	0x0B[12:8]	GPIO1对下列条件置位： 0x10: BG_STATUS_x的位[3:0]的逻辑或。 0x1A: BG_STATUS_x的位[7:4]的逻辑或。 0x1B: BG_STATUS_x的位[7:0]的逻辑或。 0x1C: BG_STATUS_x的位[7:0]与INT的逻辑或。

## 寄存器列表

未显示推荐值。表25中仅显示上电复位值。推荐值在很大程度上取决于使用情形。

表25. 数值寄存器列表

十六进制地址	名称	位	位15	位14	位13	位12	位11	位10	位9	位8	复位	R/W		
			位7	位6	位5	位4	位3	位2	位1	位0				
0x00	Status	[15:8]	FIFO_SAMPLES[7:0]									0x0000	R/W	
		[7:0]	保留	SLOTB_INT	SLOTA_INT	保留								
0x01	INT_MASK	[15:8]	保留								FIFO_INT_MASK	0x00FF	R/W	
		[7:0]	保留	SLOTB_INT_MASK	SLOTA_INT_MASK	保留								
0x02	GPIO_DRV	[15:8]	保留						GPIO1_DRV	GPIO1_POL	0x0000	R/W		
		[7:0]	保留						GPIO0_ENA	GPIO0_DRV			GPIO0_POL	
0x04	BG_STATUS	[15:8]	保留									0x0000	R/W	
		[7:0]	BG_STATUS_B[3:0]					BG_STATUS_A[3:0]						
0x06	FIFO_THRESH	[15:8]	保留			FIFO_THRESH[5:0]						0x0000	R/W	
		[7:0]	保留											
0x08	DEVID	[15:8]	REV_NUM[7:0]									0x0916	R	
		[7:0]	DEV_ID[7:0]											
0x09	I2CS_ID	[15:8]	ADDRESS_WRITE_KEY[7:0]									0x00C8	R/W	
		[7:0]	SLAVE_ADDRESS[6:0]								保留			
0x0A	CLK_RATIO	[15:8]	保留					CLK_RATIO[11:8]					0x0000	R
		[7:0]	CLK_RATIO[7:0]											
0x0B	GPIO_CTRL	[15:8]	保留				GPIO1_ALT_CFG[4:0]					0x0000	R/W	
		[7:0]	保留				GPIO0_ALT_CFG[4:0]							
0x0D	SLAVE_ADDRESS_KEY	[15:8]	SLAVE_ADDRESS_KEY[15:8]									0x0000	R/W	
		[7:0]	SLAVE_ADDRESS_KEY[7:0]											
0x0F	SW_RESET	[15:8]	保留									0x0000	R/W	
		[7:0]	保留								SW_RESET			
0x10	Mode	[15:8]	保留									0x0000	R/W	
		[7:0]	保留						模式[1:0]					
0x11	SLOT_EN	[15:8]	保留		RDOUT_MODE	FIFO_OVRN_PREVENT	保留			SLOTB_FIFO_MODE[2]	0x1000	R/W		
		[7:0]	SLOTB_FIFO_MODE[1:0]		SLOTB_EN	SLOTA_FIFO_MODE[2:0]		保留	SLOTA_EN					
0x12	FSAMPLE	[15:8]	FSAMPLE[15:8]									0x0028	R/W	
		[7:0]	FSAMPLE[7:0]											
0x14	PD_LED_SELECT	[15:8]	保留						SLOTB_PD_SEL[3:0]			0x0541	R/W	
		[7:0]	SLOTA_PD_SEL[3:0]				SLOTB_LED_SEL[1:0]	SLOTA_LED_SEL[1:0]						
0x15	NUM_AVG	[15:8]	保留						SLOTB_NUM_AVG[2:0]			0x0600	R/W	
		[7:0]	保留	SLOTA_NUM_AVG[2:0]			保留							
0x16	BG_MEAS_A	[15:8]	BG_COUNT_A[1:0]		BG_THRESH_A[13:8]							0x3000	R/W	
		[7:0]	BG_THRESH_A[7:0]											
0x18	SLOTA_CH1_OFFSET	[15:8]	SLOTA_CH1_OFFSET[15:8]									0x2000	R/W	
		[7:0]	SLOTA_CH1_OFFSET[7:0]											
0x19	SLOTA_CH2_OFFSET	[15:8]	SLOTA_CH2_OFFSET[15:8]									0x2000	R/W	
		[7:0]	SLOTA_CH2_OFFSET[7:0]											
0x1A	SLOTA_CH3_OFFSET	[15:8]	SLOTA_CH3_OFFSET[15:8]									0x2000	R/W	
		[7:0]	SLOTA_CH3_OFFSET[7:0]											
0x1B	SLOTA_CH4_OFFSET	[15:8]	SLOTA_CH4_OFFSET[15:8]									0x2000	R/W	
		[7:0]	SLOTA_CH4_OFFSET[7:0]											
0x1C	BG_MEAS_B	[15:8]	BG_COUNT_B[1:0]		BG_THRESH_B[13:8]							0x3000	R/W	
		[7:0]	BG_THRESH_B[7:0]											
0x1E	SLOTB_CH1_OFFSET	[15:8]	SLOTB_CH1_OFFSET[15:8]									0x2000	R/W	
		[7:0]	SLOTB_CH1_OFFSET[7:0]											



十六进制地址	名称	位	位15 位7	位14 位6	位13 位5	位12 位4	位11 位3	位10 位2	位9 位1	位8 位0	复位	R/W	
0x1F	SLOTB_CH2_OFFSET	[15:8]	SLOTB_CH2_OFFSET[15:8]								0x2000	R/W	
		[7:0]	SLOTB_CH2_OFFSET[7:0]										
0x20	SLOTB_CH3_OFFSET	[15:8]	SLOTB_CH3_OFFSET[15:8]								0x2000	R/W	
		[7:0]	SLOTB_CH3_OFFSET[7:0]										
0x21	SLOTB_CH4_OFFSET	[15:8]	SLOTB_CH4_OFFSET[15:8]								0x2000	R/W	
		[7:0]	SLOTB_CH4_OFFSET[7:0]										
0x22	ILED3_COARSE	[15:8]	保留		ILED3_SCALE	保留					0x3000	R/W	
		[7:0]	保留		ILED3_SLEW[2:0]	ILED3_COARSE[3:0]							
0x23	ILED1_COARSE	[15:8]	保留		ILED1_SCALE	保留					0x3000	R/W	
		[7:0]	保留		ILED1_SLEW[2:0]	ILED1_COARSE[3:0]							
0x24	ILED2_COARSE	[15:8]	保留		ILED2_SCALE	保留					0x3000	R/W	
		[7:0]	保留		ILED2_SLEW[2:0]	ILED2_COARSE[3:0]							
0x25	ILED_FINE	[15:8]	ILED3_FINE[4:0]				ILED2_FINE[4:2]				0x630C	R/W	
		[7:0]	ILED2_FINE[1:0]		保留		ILED1_FINE[4:0]						
0x30	SLOTA_LED_PULSE	[15:8]	保留		SLOTA_LED_WIDTH[4:0]		SLOTA_LED_PULSE[7:0]					0x0320	R/W
		[7:0]	SLOTA_LED_OFFSET[7:0]										
0x31	SLOTA_NUMPULSES	[15:8]	SLOTA_PULSES[7:0]								0x0818	R/W	
		[7:0]	SLOTA_PERIOD[7:0]										
0x34	LED_DISABLE	[15:8]	保留						SLOTB_LED_DIS	SLOTA_LED_DIS	0x0000	R/W	
		[7:0]	保留										
0x35	SLOTB_LED_PULSE	[15:8]	保留		SLOTB_LED_WIDTH[4:0]						0x0320	R/W	
		[7:0]	SLOTB_LED_OFFSET[7:0]										
0x36	SLOTB_NUMPULSES	[15:8]	SLOTB_PULSES[7:0]								0x0818	R/W	
		[7:0]	SLOTB_PERIOD[7:0]										
0x37	ALT_PWR_DN	[15:8]	CH34_DISABLE[15:13]				CH2_DISABLE[12:10]		SLOTB_PERIOD[9:8]			0x0000	R/W
		[7:0]	保留						SLOTA_PERIOD[9:8]				
0x38	EXT_SYNC_STARTUP	[15:8]	EXT_SYNC_STARTUP[15:8]								0x0000	R/W	
		[7:0]	EXT_SYNC_STARTUP[7:0]										
0x39	SLOTA_AFE_WINDOW	[15:8]	SLOTA_AFE_WIDTH[4:0]				SLOTA_AFE_OFFSET[10:8]				0x22FC	R/W	
		[7:0]	SLOTA_AFE_OFFSET[7:0]										
0x3B	SLOTB_AFE_WINDOW	[15:8]	SLOTB_AFE_WIDTH[4:0]				SLOTB_AFE_OFFSET[10:8]				0x22FC	R/W	
		[7:0]	SLOTB_AFE_OFFSET[7:0]										
0x3C	AFE_PWR_CFG1	[15:8]	保留		保留		保留	V_CATHODE	AFE_POWERDOWN[5]	0x3006	R/W		
		[7:0]	AFE_POWERDOWN[4:0]				保留						
0x3E	SLOTA_FLOAT_LED	[15:8]	FLT_LED_SELECT_A[1:0]	保留		FLT_LED_WIDTH_A[4:0]				0x0320	R/W		
		[7:0]	FLT_LED_OFFSET_A[7:0]										
0x3F	SLOTB_FLOAT_LED	[15:8]	FLT_LED_SELECT_B[1:0]	保留		FLT_LED_WIDTH_B[4:0]				0x0320	R/W		
		[7:0]	FLT_LED_OFFSET_B[7:0]										
0x42	SLOTA_TIA_CFG	[15:8]	SLOTA_AFE_MODE[5:0]						SLOTA_BUF_GAIN	保留	0x1C38	R/W	
		[7:0]	SLOTA_INT_AS_BUF	SLOTA_TIA_IND_EN	SLOTA_TIA_VREF[1:0]		保留 (写入0x1)		SLOTA_TIA_GAIN[1:0]				
0x43	SLOTA_AFE_CFG	[15:8]	SLOTA_AFE_CFG[15:8]								0xADA5	R/W	
		[7:0]	SLOTA_AFE_CFG[7:0]										
0x44	SLOTB_TIA_CFG	[15:8]	SLOTB_AFE_MODE[5:0]						SLOTB_BUF_GAIN	保留	0x1C38	R/W	
		[7:0]	SLOTB_INT_AS_BUF	SLOTB_TIA_IND_EN	SLOTB_TIA_VREF[1:0]		保留 (写入0x1)		SLOTB_TIA_GAIN[1:0]				
0x45	SLOTB_AFE_CFG	[15:8]	SLOTB_AFE_CFG[15:8]								0xADA5	R/W	
		[7:0]	SLOTB_AFE_CFG[7:0]										
0x4B	SAMPLE_CLK	[15:8]	保留								CLK32K_BYP	0x2612	R/W
		[7:0]	CLK32K_EN	保留		CLK32K_ADJUST[5:0]							
0x4D	CLK32M_ADJUST	[15:8]	保留								0x0098	R/W	
		[7:0]	CLK32M_ADJUST[7:0]										

十六进制地址	名称	位	位15	位14	位13	位12	位11	位10	位9	位8	复位	R/W			
			位7	位6	位5	位4	位3	位2	位1	位0					
0x4F	EXT_SYNC_SEL	[15:8]	保留										0x2090	R/W	
		[7:0]	保留	GPIO1_OE	GPIO1_IE	Reserved	EXT_SYNC_SEL[1:0]	GPIO0_IE	Reserved						
0x50	CLK32M_CAL_EN	[15:8]	保留										0x0000	R/W	
		[7:0]	保留	GPIO1_CTRL	CLK32M_CAL_EN	保留									
0x54	AFE_PWR_CFG2	[15:8]	保留		SLEEP_V_CATHODE[1:0]	SLOTB_V_CATHODE[1:0]	SLOTA_V_CATHODE[1:0]						0x0AA0	R/W	
		[7:0]	REG54_VCAT_ENABLE	保留											
0x55	TIA_INDEP_GAIN	[15:8]	保留				SLOTB_TIA_GAIN_4[1:0]	SLOTB_TIA_GAIN_3[1:0]						0x0000	R/W
		[7:0]	SLOTB_TIA_GAIN_2[1:0]	SLOTA_TIA_GAIN_4[1:0]	SLOTA_TIA_GAIN_3[1:0]	SLOTA_TIA_GAIN_2[1:0]									
0x58	MATH	[15:8]	保留				FLT_MATH34_B[1:0]	FLT_MATH34_A[1:0]						0x0000	R/W
		[7:0]	ENA_INT_AS_BUF	FLT_MATH12_B[1:0]	保留	保留	FLT_MATH12_A[1:0]	保留							
0x59	FLT_CONFIG_B	[15:8]	保留	FLT_EN_B[1:0]	FLT_PRECON_B[4:0]							0x0808	R/W		
		[7:0]	保留												
0x5A	FLT_LED_FIRE	[15:8]	FLT_LED_FIRE_B[3:0]				FLT_LED_FIRE_A[3:0]						0x0010	R/W	
		[7:0]	保留 (写入0x10)												
0x5E	FLT_CONFIG_A	[15:8]	保留	FLT_EN_A[1:0]	FLT_PRECON_A[4:0]							0x0808	R/W		
		[7:0]	保留												
0x5F	DATA_ACCESS_CTL	[15:8]	保留										0x0000	R/W	
		[7:0]	保留				SLOTB_DATA_HOLD	SLOTA_DATA_HOLD	DIGITAL_CLOCK_ENA						
0x60	FIFO_ACCESS	[15:8]	FIFO_DATA[15:8]										0x0000	R	
		[7:0]	FIFO_DATA[7:0]												
0x64	SLOTA_PD1_16BIT	[15:8]	SLOTA_CH1_16BIT[15:8]										0x0000	R	
		[7:0]	SLOTA_CH1_16BIT[7:0]												
0x65	SLOTA_PD2_16BIT	[15:8]	SLOTA_CH2_16BIT[15:8]										0x0000	R	
		[7:0]	SLOTA_CH2_16BIT[7:0]												
0x66	SLOTA_PD3_16BIT	[15:8]	SLOTA_CH3_16BIT[15:8]										0x0000	R	
		[7:0]	SLOTA_CH3_16BIT[7:0]												
0x67	SLOTA_PD4_16BIT	[15:8]	SLOTA_CH4_16BIT[15:8]										0x0000	R	
		[7:0]	SLOTA_CH4_16BIT[7:0]												
0x68	SLOTB_PD1_16BIT	[15:8]	SLOTB_CH1_16BIT[15:8]										0x0000	R	
		[7:0]	SLOTB_CH1_16BIT[7:0]												
0x69	SLOTB_PD2_16BIT	[15:8]	SLOTB_CH2_16BIT[15:8]										0x0000	R	
		[7:0]	SLOTB_CH2_16BIT[7:0]												
0x6A	SLOTB_PD3_16BIT	[15:8]	SLOTB_CH3_16BIT[15:8]										0x0000	R	
		[7:0]	SLOTB_CH3_16BIT[7:0]												
0x6B	SLOTB_PD4_16BIT	[15:8]	SLOTB_CH4_16BIT[15:8]										0x0000	R	
		[7:0]	SLOTB_CH4_16BIT[7:0]												
0x70	A_PD1_LOW	[15:8]	SLOTA_CH1_LOW[15:8]										0x0000	R	
		[7:0]	SLOTA_CH1_LOW[7:0]												
0x71	A_PD2_LOW	[15:8]	SLOTA_CH2_LOW[15:8]										0x0000	R	
		[7:0]	SLOTA_CH2_LOW[7:0]												
0x72	A_PD3_LOW	[15:8]	SLOTA_CH3_LOW[15:8]										0x0000	R	
		[7:0]	SLOTA_CH3_LOW[7:0]												
0x73	A_PD4_LOW	[15:8]	SLOTA_CH4_LOW[15:8]										0x0000	R	
		[7:0]	SLOTA_CH4_LOW[7:0]												
0x74	A_PD1_HIGH	[15:8]	SLOTA_CH1_HIGH[15:8]										0x0000	R	
		[7:0]	SLOTA_CH1_HIGH[7:0]												
0x75	A_PD2_HIGH	[15:8]	SLOTA_CH2_HIGH[15:8]										0x0000	R	
		[7:0]	SLOTA_CH2_HIGH[7:0]												
0x76	A_PD3_HIGH	[15:8]	SLOTA_CH3_HIGH[15:8]										0x0000	R	
		[7:0]	SLOTA_CH3_HIGH[7:0]												
0x77	A_PD4_HIGH	[15:8]	SLOTA_CH4_HIGH[15:8]										0x0000	R	
		[7:0]	SLOTA_CH4_HIGH[7:0]												
0x78	B_PD1_LOW	[15:8]	SLOTB_CH1_LOW[15:8]										0x0000	R	
		[7:0]	SLOTB_CH1_LOW[7:0]												

十六进制地址	名称	位	位15	位14	位13	位12	位11	位10	位9	位8	复位	R/W	
			位7	位6	位5	位4	位3	位2	位1	位0			
0x79	B_PD2_LOW	[15:8]	SLOTB_CH2_LOW[15:8]									0x0000	R
		[7:0]	SLOTB_CH2_LOW[7:0]										
0x7A	B_PD3_LOW	[15:8]	SLOTB_CH3_LOW[15:8]									0x0000	R
		[7:0]	SLOTB_CH3_LOW[7:0]										
0x7B	B_PD4_LOW	[15:8]	SLOTB_CH4_LOW[15:8]									0x0000	R
		[7:0]	SLOTB_CH4_LOW[7:0]										
0x7C	B_PD1_HIGH	[15:8]	SLOTB_CH1_HIGH[15:8]									0x0000	R
		[7:0]	SLOTB_CH1_HIGH[7:0]										
0x7D	B_PD2_HIGH	[15:8]	SLOTB_CH2_HIGH[15:8]									0x0000	R
		[7:0]	SLOTB_CH2_HIGH[7:0]										
0x7E	B_PD3_HIGH	[15:8]	SLOTB_CH3_HIGH[15:8]									0x0000	R
		[7:0]	SLOTB_CH3_HIGH[7:0]										
0x7F	B_PD4_HIGH	[15:8]	SLOTB_CH4_HIGH[15:8]									0x0000	R
		[7:0]	SLOTB_CH4_HIGH[7:0]										

## LED控制寄存器

表26. LED控制寄存器

地址	数据位	默认值	访问类型	名称	描述
0x14	[15:12]	0x0	R/W	保留	向这些位写入0x0以使器件正常工作。
	[11:8]	0x5	R/W	SLOTB_PD_SEL	时隙B的PDx连接选择。有关详细说明,请参阅“时隙开关”部分。
	[7:4]	0x4	R/W	SLOTA_PD_SEL	时隙A的PDx连接选择。有关详细说明,请参阅“时隙开关”部分。
	[3:2]	0x0	R/W	SLOTB_LED_SEL	时隙B LED配置。这些位决定哪个LED与时隙B相关联。 0x0: 通过脉冲使PDx连接到AFE。悬空模式和脉冲连接模式使能。 0x1: LEDX1在时隙B周期发出脉冲。 0x2: LEDX2在时隙B周期发出脉冲。 0x3: LEDX3在时隙B周期发出脉冲。
	[1:0]	0x1	R/W	SLOTA_LED_SEL	时隙A LED配置。这些位决定哪个LED与时隙A相关联。 0x0: 通过脉冲使PDx连接到AFE。悬空模式和脉冲连接模式使能。 0x1: LEDX1在时隙A周期发出脉冲。 0x2: LEDX2在时隙A周期发出脉冲。 0x3: LEDX3在时隙A周期发出脉冲。
0x22	[15:14]	0x0	R/W	保留	写入0x0。
	13	0x1	R/W	ILED3_SCALE	LEDX3电流比例因子。 1: 100%强度。 0: 10%强度; 将LEDX3驱动器设置为低功耗模式。 LEDX3电流比例 = 0.1 + 0.9 × (寄存器0x22的位13)。
	12	0x1	R/W	保留	写入0x1。
	[11:7]	0x0	R/W	保留	写入0x0。
	[6:4]	0x0	R/W	ILED3_SLEW	LEDX3驱动器压摆率控制。压摆率越低, LED驱动器过压风险越低, 运行越安全。 0x0: 最慢压摆率。 ... 0x7: 最快压摆率。
	[3:0]	0x0	R/W	ILED3_COARSE	LEDX3粗调电流设置。标准操作中LEDX3的粗调吸电流目标值。 0x0: 最低粗调设置。 ... 0xF: 最高粗调设置。 $LED3_{PEAK} = LED3_{COARSE} \times LED3_{FINE} \times LED3_{SCALE}$ 其中: $LED3_{PEAK}$ 为LEDX3峰值目标值(mA)。 $LED3_{COARSE} = 50.3 + 19.8 \times (\text{寄存器0x22的位}[3:0])$ 。 $LED3_{FINE} = 0.74 + 0.022 \times (\text{寄存器0x25的位}[15:11])$ 。 $LED3_{SCALE} = 0.1 + 0.9 \times (\text{寄存器0x22的位}13)$ 。
0x23	[15:14]	0x0	R/W	保留	写入0x0。
	13	0x1	R/W	ILED1_SCALE	LEDX1电流比例因子。 1: 100%强度。 0: 10%强度; 将LEDX1驱动器设置为低功耗模式。 LEDX1电流比例 = 0.1 + 0.9 × (寄存器0x23的位13)。
	12	0x1	R/W	保留	写入0x1。
	[11:7]	0x0	R/W	保留	写入0x0。

地址	数据位	默认值	访问类型	名称	描述
	[6:4]	0x0	R/W	ILED1_SLEW	LEDX1驱动器压摆率控制。压摆率越低，LED驱动器过压风险越低，运行越安全。 0：最慢压摆率。 ... 7：最快压摆率。
	[3:0]	0x0	R/W	ILED1_COARSE	LEDX1粗调电流设置。标准操作中LEDX1的粗调吸电流目标值。 0x0：最低粗调设置。 ... 0xF：最高粗调设置。 $LED1_{PEAK} = LED1_{COARSE} \times LED1_{FINE} \times LED1_{SCALE}$ 其中： $LED1_{PEAK}$ 为LEDX1峰值目标值(mA)。 $LED1_{COARSE} = 50.3 + 19.8 \times (\text{寄存器0x23的位}[3:0])$ 。 $LED1_{FINE} = 0.74 + 0.022 \times (\text{寄存器0x25的位}[4:0])$ 。 $LED1_{SCALE} = 0.1 + 0.9 \times (\text{寄存器0x23的位}[13])$ 。
0x24	[15:14]	0x0	R/W	保留	写入0x0。
	13	0x1	R/W	ILED2_SCALE	LEDX2电流比例因子。 1：100%强度。 0：10%强度；将LEDX2驱动器设置为低功耗模式。 $LED2_{电流比例} = 0.1 + 0.9 \times (\text{寄存器0x24的位}[13])$ 。
	12	0x1	R/W	保留	写入0x1。
	[11:7]	0x0	R/W	保留	写入0x0。
	[6:4]	0x0	R/W	ILED2_SLEW	LEDX2驱动器压摆率控制。压摆率越低，LED驱动器过压风险越低，运行越安全。 0：最慢压摆率。 ... 7：最快压摆率。
	[3:0]	0x0	R/W	ILED2_COARSE	LEDX2粗调电流设置。标准操作中LEDX2的粗调吸电流目标值。 0x0：最低粗调设置。 ... 0xF：最高粗调设置。 $LED2_{PEAK} = LED2_{COARSE} \times LED2_{FINE} \times LED2_{SCALE}$ 其中： $LED2_{PEAK}$ 为LEDX2峰值目标值(mA)。 $LED2_{COARSE} = 50.3 + 19.8 \times (\text{寄存器0x24的位}[3:0])$ 。 $LED2_{FINE} = 0.74 + 0.022 \times (\text{寄存器0x25的位}[10:6])$ 。 $LED2_{SCALE} = 0.1 + 0.9 \times (\text{寄存器0x24的位}[13])$ 。
0x25	[15:11]	0xC	R/W	ILED3_FINE	LEDX3精调。LED3的电流调整乘法器。 $LEDX3_{精调} = 0.74 + 0.022 \times (\text{寄存器0x25的位}[15:11])$ 。 LED3完整公式参见寄存器0x22的位[3:0]。
	[10:6]	0xC	R/W	ILED2_FINE	LEDX2精调。LED2的电流调整乘法器。 $LEDX2_{精调} = 0.74 + 0.022 \times (\text{寄存器0x25的位}[10:6])$ 。 LED2完整公式参见寄存器0x24的位[3:0]。
	5	0x0	R/W	保留	写入0x0。
	[4:0]	0xC	R/W	ILED1_FINE	LEDX1精调。LED1的电流调整乘法器。 $LEDX1_{精调} = 0.74 + 0.022 \times (\text{寄存器0x25的位}[4:0])$ 。 LED1完整公式参见寄存器0x23的位[3:0]。
0x30	[15:13]	0x0	R/W	保留	写入0x0。
	[12:8]	0x3	R/W	SLOTA_LED_WIDTH	时隙A的LED脉冲宽度（1 μs步长）。
	[7:0]	0x20	R/W	SLOTA_LED_OFFSET	时隙A的LED偏移宽度（1 μs步长）。

地址	数据位	默认值	访问类型	名称	描述
0x31	[15:8]	0x08	R/W	SLOTA_PULSES	LED时隙A脉冲数。 $n_A$ : 时隙A中的LED脉冲数。
	[7:0]	0x18	R/W	SLOTA_PERIOD	8个LSB的LED时隙A脉冲周期 (1 $\mu$ s步长)。
0x34	[15:10]	0x00	R/W	保留	写入0x0。
	9	0x0	R/W	SLOTB_LED_DIS	时隙B LED禁用。1: 禁用指定给时隙B的LED。 寄存器0x34使驱动器保持活动, 防止其向LED输送脉冲电流。通过此寄存器禁用这两个LED时, 常常是为了测量暗度。 请改用寄存器0x11来使能或禁用实际的时隙使用, 而不只是LED。
	8	0x0	R/W	SLOTA_LED_DIS	时隙A LED禁用。1: 禁用指定给时隙A的LED。 请改用寄存器0x11来使能或禁用实际的时隙使用, 而不只是LED。
	[7:0]	0x00	R/W	保留	写入0x00。
0x35	[15:13]	0x0	R/W	保留	写入0x0。
	[12:8]	0x3		SLOTB_LED_WIDTH	时隙B的LED脉冲宽度 (1 $\mu$ s步长)。
	[7:0]	0x20		SLOTB_LED_OFFSET	时隙B的LED偏移宽度 (1 $\mu$ s步长)。
0x36	[15:8]	0x08	R/W	SLOTB_PULSES	LED时隙B脉冲数。 $n_B$ : 时隙B中的LED脉冲数。
	[7:0]	0x18	R/W	SLOTB_PERIOD	8个LSB的LED时隙B脉冲周期 (1 $\mu$ s步长)。

## AFE配置寄存器

表27. AFE全局配置寄存器

地址	数据位	默认值	访问类型	名称	描述
0x37	[15:13]	0x0	R/W	CH34_DISABLE	仅适用于通道3和通道4的关断选项。 位13: 关断通道3、通道4 TIA运算放大器。 位14: 关断通道3、通道4 BPF运算放大器。 位15: 关断通道3、通道4积分器运算放大器。
	[12:10]	0x0	R/W	CH2_DISABLE	位10: 关断通道2 TIA运算放大器。 位11: 关断通道2 BPF运算放大器。 位12: 关断通道2积分器运算放大器。
	[9:8]	0x0	R/W	SLOTB_PERIOD	8个MSB的LED时隙B脉冲周期。
	[7:2]	0x00	R/W	Reserved	写入0x00
	[1:0]	0x0	R/W	SLOTA_PERIOD	8个MSB的LED时隙A脉冲周期。
0x3C	[15:14]	0x0	R/W	保留	写入0x0。
	[13:11]	0x6	R/W	保留	写入0x6。
	10	0x0	R/W	保留	保留。
	9	0x0	R/W	V_CATHODE	0x0: 1.3 V (与阳极电压相同)。 0x1: 1.8 V (光电二极管反向偏置550 mV)。此设置可能会增加噪声。
	[8:3]	0x00	R/W	AFE_POWERDOWN	AFE通道关断选择。 0x0: 所有通道保持开启。 位3: 关断通道1 TIA运算放大器。 位4: 关断通道1 BPF运算放大器。 位5: 关断通道1积分器运算放大器。 位6: 关断通道2、通道3和通道4 TIA运算放大器。 位7: 关断通道2、通道3和通道4 BPF运算放大器。 位8: 关断通道2、通道3和通道4积分器运算放大器。
	[2:0]	0x6	R/W	保留	写入0x6。

地址	数据位	默认值	访问类型	名称	描述
0x54	[15:14]	0x0	R/W	保留	写入0x0。
	[13:12]	0x0	R/W	SLEEP_V_CATHODE	如果位7 = 1: 当器件处于睡眠模式时, 此设置应用于阴极电压。 0x0: $V_{DD}$ 。 0x1: 空闲期间AFE VREF, 休眠期间 $V_{DD}$ 。 0x2: 悬空。 0x3: 0.0 V。
	[11:10]	0x2	R/W	SLOTB_V_CATHODE	如果位7 = 1, 则当器件处于时隙B操作中时, 此设置应用于阴极电压。阳极电压由寄存器0x44的位[5:4]决定。 0x0: $V_{DD}$ (1.8 V)。 0x1: 等于PD阳极电压。 0x2: 设置约250 mV的反向PD偏置 (推荐设置)。 0x3: 0.0 V (正向偏置输入端的二极管)。
	[9:8]	0x2	R/W	SLOTA_V_CATHODE	如果位7 = 1, 则当器件处于时隙A操作中时, 此设置应用于阴极电压。阳极电压由寄存器0x42的位[5:4]决定。 0x0: $V_{DD}$ (1.8 V)。 0x1: 等于PD阳极电压。 0x2: 设置约250 mV的反向PD偏置 (推荐设置)。 0x3: 0.0 V (正向偏置输入端的二极管)。
	7	0x1	R/W	REG54_VCAT_ENABLE	0: 使用寄存器0x3C的位9定义的阴极电压设置。 1: 用寄存器0x54的位[13:8]定义的阴极设置覆盖寄存器0x3C的位9。
	[6:0]	0x20	R/W	保留	保留。
0x55	[15:12]	0x0	R/W	保留	写入0x0。
	[11:10]	0x0	R/W	SLOTB_TIA_GAIN_4	当寄存器0x44的位6 = 1时, 通道4时隙B的TIA增益。 0: 200 k $\Omega$ 。 1: 100 k $\Omega$ 。 2: 50 k $\Omega$ 。 3: 25 k $\Omega$ 。
	[9:8]	0x0	R/W	SLOTB_TIA_GAIN_3	当寄存器0x44的位6 = 1时, 通道3时隙B的TIA增益。 0: 200 k $\Omega$ 。 1: 100 k $\Omega$ 。 2: 50 k $\Omega$ 。 3: 25 k $\Omega$ 。
	[7:6]	0x0	R/W	SLOTB_TIA_GAIN_2	当寄存器0x44的位6 = 1时, 通道2时隙B的TIA增益。 0: 200 k $\Omega$ 。 1: 100 k $\Omega$ 。 2: 50 k $\Omega$ 。 3: 25 k $\Omega$ 。
	[5:4]	0x0	R/W	SLOTA_TIA_GAIN_4	当寄存器0x42的位6 = 1时, 通道4时隙A的TIA增益。 0: 200 k $\Omega$ 。 1: 100 k $\Omega$ 。 2: 50 k $\Omega$ 。 3: 25 k $\Omega$ 。

地址	数据位	默认值	访问类型	名称	描述
	[3:2]	0x0	R/W	SLOTA_TIA_GAIN_3	当寄存器0x42的位6 = 1时，通道3时隙A的TIA增益。 0: 200 kΩ 1: 100 kΩ。 2: 50 kΩ。 3: 25 kΩ。
	[1:0]	0x0	R/W	SLOTA_TIA_GAIN_2	当寄存器0x42的位6 = 1时，通道2时隙A的TIA增益。 0: 200 kΩ 1: 100 kΩ。 2: 50 kΩ。 3: 25 kΩ。

表28. AFE配置寄存器，时隙A

地址	数据位	默认值	访问类型	名称	描述
0x39	[15:11]	0x4	R/W	SLOTA_AFE_WIDTH	时隙A的AFE积分窗口宽度（1 μs步长）。
	[10:0]	0x2FC	R/W	SLOTA_AFE_OFFSET	时隙A的AFE积分窗口偏移（31.25 ns步长）。
0x42	[15:10]	0x07	R/W	SLOTA_AFE_MODE	设为0x07。
	9	0x0	R/W	SLOTA_BUF_GAIN	0: 积分器用作增益 = 1的缓冲器。 1: 积分器用作增益 = 0.7的缓冲器。
	8	0x0	R/W	保留	设为0。
	7	0x0	R/W	SLOTA_INT_AS_BUF	0: 正常积分器配置。 1: 将积分器转换为缓冲放大器（仅用于TIA ADC模式）。
	6	0x0	R/W	SLOTA_TIA_IND_EN	使能时隙A TIA增益各自设置。使能时，通道1 TIA增益通过寄存器0x42的位[1:0]设置，通道2至通道4 TIA增益通过寄存器0x55的位[5:0]设置。 0: 禁用TIA增益各自设置。 1: 使能TIA增益各自设置。
	[5:4]	0x3	R/W	SLOTA_TIA_VREF	设置时隙A的TIA的 $V_{REF}$ 。 0: 1.14 V。 1: 1.01 V。 2: 0.90 V。 3: 1.27 V（默认推荐值）。
	[3:2]	0x2	R/W	保留	保留。写入0x1。
	[1:0]	0x0	R/W	SLOTA_TIA_GAIN	时隙A的互阻放大器增益。当SLOTA_TIA_IND_EN使能时，此值用于时隙B的通道1 TIA增益。当SLOTA_TIA_IND_EN禁用时，此值用于时隙A的所有四个通道的TIA增益设置。 0: 200 kΩ。 1: 100 kΩ。 2: 50 kΩ。 3: 25 kΩ。
0x43	[15:0]	0xADA5	R/W	SLOTA_AFE_CFG	时隙A中的AFE连接。 0xADA5: 模拟全路径模式(TIA_BPF_INT_ADC)。 0xAE65: TIA ADC模式（必须设置寄存器0x42的位7 = 1和寄存器0x58的位7 = 1）。 0xB065: TIA ADC模式（若寄存器0x42的位7 = 0）。其他：保留。



表29. AFE配置寄存器，时隙B

地址	数据位	默认值	访问类型	名称	描述
0x3B	[15:11]	0x04	R/W	SLOTB_AFE_WIDTH	时隙B的AFE积分窗口宽度（1 $\mu$ s步长）。
	[10:0]	0x17	R/W	SLOTB_AFE_OFFSET	时隙B的AFE积分窗口偏移（31.25 ns步长）。
0x44	[15:10]	0x07	R/W	SLOTB_AFE_MODE	设为0x07。
	9	0x0	R/W	SLOTB_BUF_GAIN	0: 积分器用作增益 = 1的缓冲器。 1: 积分器用作增益 = 0.7的缓冲器。
	8	0x0	R/W	Reserved	设为0。
	7	0x0	R/W	SLOTB_INT_AS_BUF	0: 正常积分器配置。 1: 将积分器转换为缓冲放大器（仅用于TIA ADC模式）。
	6	0x0	R/W	SLOTB_TIA_IND_EN	使能时隙B TIA增益各自设置。使能时，通道1 TIA增益通过寄存器0x44的位[1:0]设置，通道2至通道4 TIA增益通过寄存器0x55的位[11:6]设置。 0: 禁用TIA增益各自设置。 1: 使能TIA增益各自设置。
	[5:4]	0x3	R/W	SLOTB_TIA_VREF	设置时隙B的TIA的VREF。 0: 1.14 V。 1: 1.01 V。 2: 0.90 V。 3: 1.27 V（默认推荐值）。
	[3:2]	0x2	R/W	保留	写入0x1。
	[1:0]	0x0	R/W	SLOTB_TIA_GAIN	时隙B的互阻放大器增益。当SLOTB_TIA_IND_EN使能时，此值用于时隙B的通道1 TIA增益。当SLOTB_TIA_IND_EN禁用时，此值用于时隙B的所有四个通道的TIA增益设置。 0: 200 k $\Omega$ 。 1: 100 k $\Omega$ 。 2: 50 k $\Omega$ 。 3: 25 k $\Omega$ 。
0x45	[15:0]	0xADA5	R/W	SLOTB_AFE_CFG	时隙B中的AFE连接。 0xADA5: 模拟全路径模式(TIA_BPF_INT_ADC)。 0xAE65: TIA ADC模式（必须设置寄存器0x44的位7 = 1和寄存器0x58的位7 = 1）。 0xB065: TIA ADC模式（若寄存器0x44的位7 = 0）。 其他: 保留。

## 悬空模式寄存器

表30. 悬空模式寄存器

地址	数据位	默认值	访问类型	名称	描述
0x04	[15:8]	0x0	R	保留	不适用。
	[7:4]	0x0	R	BG_STATUS_B	时隙B的背景光水平和背景阈值(BG_THRESH_B)相比较的状态。任何位为1表示超过阈值已达到BG_COUNT_B次。该寄存器在读取后清0。 位4: 时隙B，通道1超过阈值次数。 位5: 时隙B，通道2超过阈值次数。 位6: 时隙B，通道3超过阈值次数。 位7: 时隙B，通道4超过阈值次数。

地址	数据位	默认值	访问类型	名称	描述
	[3:0]	0x0	R	BG_STATUS_A	时隙A的背景光水平与背景阈值(BG_THRESH_A)相比较的状态。 任何位为1表示超过阈值已达到BG_COUNT_A次。该寄存器在读取后清0。 位0: 时隙A, 通道1超过阈值次数。 位1: 时隙A, 通道2超过阈值次数。 位2: 时隙A, 通道3超过阈值次数。 位3: 时隙A, 通道4超过阈值次数。
0x16	[15:14]	0x0	R/W	BG_COUNT_A	对于时隙A, 这是在悬空模式扣减周期中BG_STATUS_A位置1之前ADC值超过BG_THRESH_A值的次数。 0: 从不设置BG_STATUS_A。 1: 超过BG_THRESH_A 1次时设置。 2: 超过BG_THRESH_A 4次时设置。 3: 超过BG_THRESH_A 16次时设置。
	[13:0]	0x3000	R/W	BG_THRESH_A	悬空模式下在扣减周期中与ADC结果进行比较的时隙A背景阈值。如果ADC结果超过该寄存器中的值, 则BG_COUNT_A递增。
0x1C	[15:14]	0x0	R/W	BG_COUNT_B	对于时隙B, 这是在悬空模式扣减周期中BG_STATUS_B位置1之前ADC值超过BG_THRESH_B值的次数。 0: 从不设置BG_STATUS_B。 1: 超过BG_THRESH_B 1次时设置。 2: 超过BG_THRESH_B 4次时设置。 3: 超过BG_THRESH_B 16次时设置。
	[13:0]	0x3000	R/W	BG_THRESH_B	悬空模式下在扣减周期中与ADC结果进行比较的时隙B背景阈值。如果ADC结果超过该寄存器中的值, 则BG_COUNT_B递增。
0x3E	[15:14]	0x0	R/W	FLT_LED_SELECT_A	悬空LED模式的时隙A LED选择。 0: 未选择LED。 1: LED1 2: LED2 3: LED3
	13	0	R/W	Reserved	写入0x0。
	[12:8]	0x03	R/W	FLT_LED_WIDTH_A	LED悬空模式的时隙A LED脉冲宽度, 1 $\mu$ s步长。
	[7:0]	0x20	R/W	FLT_LED_OFFSET_A	时隙A在悬空模式下到第一个LED脉冲的时间。
0x3F	[15:14]	0x0	R/W	FLT_LED_SELECT_B	悬空LED模式的时隙B LED选择。 0: 未选择LED。 1: LED1 2: LED2 3: LED3
	13	0	R/W	保留	写入0x0。
	[12:8]	0x03	R/W	FLT_LED_WIDTH_B	LED悬空模式的时隙B LED脉冲宽度, 1 $\mu$ s步长。
	[7:0]	0x20	R/W	FLT_LED_OFFSET_B	时隙A在悬空模式下到第一个LED脉冲的时间。

地址	数据位	默认值	访问类型	名称	描述	
0x58	[15:12]	0x0	R/W	保留	保留。	
	[11:10]	0x0	R/W	FLT_MATH34_B	时隙B控制，用于加上和减去4脉冲序列中的样本3和样本4（或4的任何倍数的脉冲，例如16脉冲序列中的样本15和样本16）。 00：加上第三个和第四个。 01：加上第三个并减去第四个。 10：减去第三个并加上第四个。 11：减去第三个和第四个。	
	[9:8]	0x0	R/W	FLT_MATH34_A	时隙A控制，用于加上和减去4脉冲序列中的样本3和样本4（或4的任何倍数的脉冲，例如16脉冲序列中的样本15和样本16）。 00：加上第三个和第四个。 01：加上第三个并减去第四个。 10：减去第三个并加上第四个。 11：减去第三个和第四个。	
	7	0x0	R/W	ENA_INT_AS_BUF	设置为1时，在TIA ADC模式下可将积分器配置为缓冲器。	
	[6:5]	0x0	R/W	FLT_MATH12_B	时隙B控制，用于加上和减去4脉冲序列中的样本1和样本2（或4的任何倍数的脉冲，例如16脉冲序列中的样本13和样本14）。 00：加上第三个和第四个。 01：加上第三个并减去第四个。 10：减去第三个并加上第四个。 11：减去第三个和第四个。	
	[4:3]	0x0	R/W	保留	写入0x0。	
	[2:1]	0x0	R/W	FLT_MATH12_A	时隙A控制，用于加上和减去4脉冲序列中的样本1和样本2（或4的任何倍数的脉冲，例如16脉冲序列中的样本13和样本14）。 00：加上第一个和第二个。 01：加上第一个并减去第二个。 10：减去第一个并加第二个。 11：减去第一个和第二个。	
	0	0x0	R/W	保留	写入0x0。	
	0x59	15	0x0	R/W	保留	写入0x0。
		[14:13]	0x0	R/W	FLT_EN_B	0：默认设置，时隙B禁用悬空。 1：保留。 2：保留。 3：使能悬空模式。
[12:8]		0x08	R/W	FLT_PRECON_B	时隙B的悬空模式预调时间。到第一个悬空时间开始的时间，通常为16μs。	
[7:0]		0x08	R/W	保留	写入0x08。	
0x5A	[15:12]	0x0	R/W	FLT_LED_FIRE_B	在任何给定的四脉冲序列中，通过将零写入选定脉冲位置，LED就会在该位置触发。将1写入该位置可屏蔽LED脉冲（即不触发LED）。在时隙B的四脉冲序列中，寄存器0x5A的位12是第一个脉冲，位13是第二个脉冲，位14是第三个脉冲，位15是第四个脉冲。	
	[11:8]	0x0	R/W	FLT_LED_FIRE_A	在任何给定的四脉冲序列中，通过将零写入选定脉冲位置，LED就会在该位置触发。将1写入该位置可屏蔽LED脉冲（即不触发LED）。在时隙A的四脉冲序列中，寄存器0x5A的位8是第一个脉冲，位9是第二个脉冲，位10是第三个脉冲，位11是第四个脉冲。	
	[7:0]	0x10	R/W	保留	写入0x10。	

地址	数据位	默认值	访问类型	名称	描述
0x5E	15	0x0	R/W	保留	写入0x0。
	[14:13]	0x0	R/W	FLT_EN_A	0: 默认设置, 时隙A禁用悬空。 1: 保留 2: 保留 3: 在时隙A中使能悬空模式。
	[12:8]	0x08	R/W	FLT_PRECON_A	时隙A的悬空模式预调时间。到第一个悬空时间开始的时间, 通常为16 $\mu$ s。
	[7:0]	0x08	R/W	保留	写入0x08。

## 系统寄存器

表31. 系统寄存器

地址	数据位	默认值	访问类型	名称	描述
0x00	[15:8]	0x00	R/W	FIFO_SAMPLES	FIFO状态。可从FIFO读取的字节数。将此值与FIFO长度阈值（寄存器0x06的位[13:8]）相比较时, 注意FIFO状态值的单位是字节, 而FIFO长度阈值的单位为字, 一个字等于两个字节。 向位15写入1以清除FIFO内容。
	7	0x0	R/W	保留	写入0x1以将此位清除为0x0。
	6	0x0	R/W	SLOTB_INT	时隙B中断。描述中断事件的类型。1表示特定事件类型的中断已发生。写入1可清除对应的中断。清除后, 寄存器变为0。向此寄存器写入0无作用。
	5	0x0	R/W	SLOTA_INT	时隙A中断。描述中断事件的类型。1表示特定事件类型的中断已发生。写入1可清除对应的中断。清除后, 寄存器变为0。向此寄存器写入0无作用。
	[4:0]	0x00	R/W	保留	写入0x1F以将这些位清除为0x00。
0x01	[15:9]	0x00	R/W	保留	写入0x00。
	8	0x1	R/W	FIFO_INT_MASK	当FIFO数据长度超过寄存器0x06的位[13:8]中的FIFO长度阈值时, 发送一个中断。值0使能该中断。
	7	0x1	R/W	保留	写入0x1。
	6	0x1	R/W	SLOTB_INT_MASK	针对时隙B样本发送一个中断。写入1可禁用中断。写入0可使能中断。
	5	0x1	R/W	SLOTA_INT_MASK	针对时隙A样本发送一个中断。写入1可禁用中断。写入0可使能中断。
	[4:0]	0x1F	R/W	保留	写入0x1F。
0x02	[15:10]	0x00	R/W	保留	写入0x0000。
	9	0x0	R/W	GPIO1_DRV	GPIO1驱动。 0: 始终驱动GPIO1引脚。 1: 当中断置位时驱动GPIO1引脚; 否则, 它将保持悬空并需要一个上拉或下拉电阻(取决于极性, 开漏模式)。如果多个器件共用GPIO1引脚, 请使用此设置。
	8	0x0	R/W	GPIO1_POL	GPIO1极性。 0: GPIO1引脚高电平有效。 1: GPIO1引脚低电平有效。
	[7:3]	0x00	R/W	保留	写入0x00。
	2	0x0	R/W	GPIO0_ENA	GPIO0引脚使能。 0: 禁用GPIO0引脚。GPIO0引脚悬空, 无论中断状态为何。状态寄存器(地址0x00)仍然有效。 1: 使能GPIO0引脚。

地址	数据位	默认值	访问类型	名称	描述
	1	0x0	R/W	GPIO0_DRV	GPIO0驱动。 0: 始终驱动GPIO0引脚。 1: 当中断置位时驱动GPIO0引脚; 否则, 它将保持悬空并需要一个上拉或下拉电阻(取决于极性, 开漏模式)。如果多个器件共用GPIO0引脚, 请使用此设置。
	0	0x0	R/W	GPIO0_POL	GPIO0极性。 0: GPIO0引脚高电平有效。 1: GPIO0引脚低电平有效。
0x06	[15:14]	0x0	R/W	保留	写入0x0。
	[13:8]	0x00	R/W	FIFO_THRESH	FIFO长度阈值。当FIFO中的数据字数超过FIFO_THRESH中的值时, 产生一个中断。当FIFO中可用的数据字数不再超过FIFO_THRESH中的值时, 中断引脚自动解除置位。
	[7:0]	0x00	R/W	保留	写入0x00。
0x08	[15:8]	0x09	R	REV_NUM	版本号。
	[7:0]	0x16	R	DEV_ID	器件ID。
0x09	[15:8]	0x00	W	ADDRESS_WRITE_KEY	写入SLAVE_ADDRESS时, 写入0xAD。否则请勿访问。
	[7:1]	0x64	R/W	SLAVE_ADDRESS	I <sup>2</sup> C从机地址。
	0	0x0	R	保留	不要操作。
0x0A	[15:12]	0x0	R	保留	写入0x0。
	[11:0]	0x000	R	CLK_RATIO	当CLK32M_CAL_EN位(寄存器0x50的位5)置1时, 器件计算32 kHz时钟的两个周期中有多少32 MHz时钟周期。结果标称值为2000(0x07D0), 存储在CLK_RATIO位中。
0x0B	[15:13]	0x0	R/W	保留	写入0x0。
	[12:8]	0x00	R/W	GPIO1_ALT_CFG	GPIO1引脚的替代配置。 0x00: GPIO1向后兼容ADPD103 PDSO引脚功能。 0x01: GPIO1提供的中断功能, 参见寄存器0x01中的定义。 0x02: 第一时隙开始时置位, 最后一个时隙结束时解除置位。 0x05: 时隙A脉冲输出。 0x06: 时隙B脉冲输出。 0x07: 两个时隙的脉冲输出。 0x0C: 针对时隙A发生的输出数据周期。 0x0D: 针对时隙B发生的输出数据周期。 0x0E: 发生的输出数据周期。 0x0F: 每样本切换, 以半采样速率提供一个信号。 0x10: 输出 = 0。 0x11: 输出 = 1。 0x13: 32 kHz振荡器输出。不支持其余设置。
	[7:5]	0x0	R/W	保留	写入0x0。
	[4:0]	0x00	R/W	GPIO0_ALT_CFG	GPIO0引脚的替代配置。 0x0: GPIO0向后兼容ADPD103 INT引脚功能。 0x1: GPIO0提供的中断功能, 参见寄存器0x01中的定义。 0x2: 第一时隙开始时置位, 最后一个时隙结束时解除置位。 0x5: 时隙A脉冲输出。 0x6: 时隙B脉冲输出。

地址	数据位	默认值	访问类型	名称	描述
					0x7: 两个时隙的脉冲输出。 0xC: 针对时隙A发生的输出数据周期。 0xD: 针对时隙B发生的输出数据周期。 0xE: 发生的输出数据周期。 0xF: 每样本切换, 以半采样速率提供一个信号。 0x10: 输出 = 0。 0x11: 输出 = 1。 0x13: 32 kHz振荡器输出。不支持其余设置。
0x0D	[15:0]	0x0000	R/W	SLAVE_ADDRESS_KEY	使能利用寄存器0x09更改I <sup>2</sup> C地址。 0x04AD: 始终使能地址更改。 0x44AD: 在GPIO0为高电平时使能地址更改。 0x84AD: 在GPIO1为高电平时使能地址更改。 0xC4AD: 在GPIO0和GPIO1均为高电平时使能地址更改。
0x0F	[15:1]	0x0000	R	Reserved	写入0x0000。
	0	0x0	R/W	SW_RESET	软件复位。写入0x1以复位器件。复位后, 该位自动清0。针对I <sup>2</sup> C通信, 此命令返回一个应答信号, 器件随后回到待机模式, 所有寄存器复位到默认状态。
0x10	[15:2]	0x0000	R/W	Reserved	写入0x000。
	[1:0]	0x0	R/W	Mode	确定ADPD188BI的工作模式。 0x0: 待机。 0x1: 编程。 0x2: 正常工作。
0x11	[15:14]	0x0	R/W	Reserved	保留。
	13	0x0	R/W	RDOUT_MODE	扩展数据寄存器的回读数据模式。 0x0: N个样本的区块和。 0x1: N个样本的区块均值。
	12	0x1	R/W	FIFO_OVRN_PREVENT	0x0: FIFO绕回, 新数据覆盖旧数据。 0x1: 若FIFO未滿, 则写入新数据 (推荐设置)。
	[11:9]	0x0	R/W	保留	保留。
	[8:6]	0x0	R/W	SLOTB_FIFO_MODE	时隙B FIFO数据格式。 0: 无数据写入FIFO。 1: 所有四个通道的16位和。 2: 所有四个通道的32位和。 4: 时隙B的四个通道的16位样本数据。 6: 时隙B的四个通道的32位扩展样本数据。其他: 保留。 选定的时隙B数据保存在FIFO中。仅当时隙A有相同均值因子N (寄存器0x15的位[10:8] = 位[6:4]) 时, 或当时隙A不将数据保存到FIFO (寄存器0x11的位[4:2] = 0) 时可用。
	5	0x0	R/W	SLOTB_EN	时隙B使能。1: 使能时隙B。
	[4:2]	0x0	R/W	SLOTA_FIFO_MODE	时隙A FIFO数据格式。 0: 无数据写入FIFO。 1: 所有四个通道的16位和。 2: 所有四个通道的32位和。 4: 时隙A的四个通道的16位样本数据。 6: 时隙A的四个通道的32位扩展样本数据。其他: 保留。
	1	0x0	R/W	保留	写入0x0。
0	0x0	R/W	SLOTA_EN	时隙A使能。1: 使能时隙A。	

地址	数据位	默认值	访问类型	名称	描述
0x38	[15:0]	0x0000	R/W	EXT_SYNC_STARTUP	EXT_SYNC_SEL为01或10时写入0x4000，否则写入0x0。
0x4B	[15:9]	0x13	R/W	Reserved	写入0x26。
	8	0x0	R/W	CLK32K_BYP	旁路内部32 kHz振荡器。 0x0：正常工作。 0x1：在GPIO1引脚上提供外部时钟。用户必须设置寄存器0x4F的位[6:5] = 01，以使能GPIO1引脚作为输入。
	7	0x0	R/W	CLK32K_EN	采样时钟上电。使能数据采样时钟。 0x0：时钟禁用。 0x1：正常工作。
	6	0x0	R/W	Reserved	写入0x0。
0x4D	[5:0]	0x12	R/W	CLK32K_ADJUST	数据采样(32 kHz)时钟频率调整。此寄存器用于校准器件采样频率以实现寄存器0x12所定义的高精度数据速率。调整32 kHz主采样时钟，每LSB对应0.6 kHz。对于寄存器0x12定义的100 Hz采样速率，寄存器0x4B位[5:0]的1 LSB为1.9 Hz。 注意：值越大，频率越低。关于时钟调整的更多信息，参见“时钟与时序校准”部分。 00 0000：最大频率。 10 0010：典型中心频率。 11 1111：最小频率。
	[15:8]	0x00	R/W	Reserved	写入0x00。
0x4F	[7:0]	0x98	R/W	CLK32M_ADJUST	内部时序(32 MHz)时钟频率调整。此寄存器用于校准器件内部时钟以实现精密定时的LED脉冲。调整32 MHz时钟，每LSB对应109 kHz。关于时钟调整的更多信息，参见“时钟与时序校准”部分。 0000 0000：最小频率。 1001 1000：默认频率。 1111 1111：最大频率。
	[15:8]	0x20	R/W	保留	写入0x20。
0x4F	7	0x1	R/W	保留	写入0x1。
	6	0x0	R/W	GPIO1_OE	GPIO1引脚输出使能。
	5	0x0	R/W	GPIO1_IE	GPIO1引脚输入使能。
	4	0x1	R/W	保留	写入0x1。
	[3:2]	0x0	R/W	EXT_SYNC_SEL	样本同步选择。 00：利用内部32 kHz时钟和FSAMPLE选择采样时序。 01：利用GPIO0引脚触发采样周期。 10：利用GPIO1引脚触发采样周期。 11：保留。
	1	0x0	R/W	GPIO0_IE	GPIO0引脚输入使能。
	0	0x0	R/W	保留	写入0x0。
0x50	[15:7]	0x000	R/W	保留	写入0x000。
	6	0x0	R/W	GPIO1_CTRL	当GPIO1输出使能时，控制GPIO1输出(GPIO1_OE = 0x1)。 0x0：GPIO1输出驱动到低电平。 0x1：GPIO1输出由AFE关断信号驱动。
	5	0x0	R/W	CLK32M_CAL_EN	作为32 MHz时钟校准例程的一部分，写入1即开始时钟比率计算。从寄存器0x0A的CLK_RATIO位读取此计算的结果。再次启动计算之前，应将此位复位至0。
	[4:0]	0x00	R/W	保留	写入0x0。

地址	数据位	默认值	访问类型	名称	描述
0x5F	[15:3]	0x0000	R/W	保留	写入0x0000。
	2	0x0	R/W	SLOTB_DATA_HOLD	此位置1可防止对应于时隙B的数据寄存器更新。设置此位以确保未读取的数据寄存器不更新，保证来自所有四个光电二极管通道的数据集是连续的。 1：时隙B的数据寄存器保持不变。 0：允许数据寄存器更新。
	1	0x0	R/W	SLOTA_DATA_HOLD	此位置1可防止对应于时隙A的数据寄存器更新。设置此位以确保未读取的数据寄存器不更新，保证来自所有四个光电二极管通道的数据集是连续的。 1：时隙A的数据寄存器保持不变。 0：允许数据寄存器更新。
	0	0x0	R/W	DIGITAL_CLOCK_ENA	设置为1以在校准32 MHz时钟时使能32 MHz时钟。校准之后务必将此位复位至0以禁用32 MHz时钟。

## ADC寄存器

表32. ADC寄存器

地址	数据位	默认值	访问类型	名称	描述
0x12	[15:0]	0x0028	R/W	FSAMPLE	采样频率： $f_{\text{SAMPLE}} = 32 \text{ kHz}/(\text{寄存器}0x12\text{的位}[15:0] \times 4)$ 。 例如，100 Hz = 0x0050；200 Hz = 0x0028。
0x15	[15:11]	0x00	R/W	保留	写入0x0。
	[10:8]	0x6	R/W	SLOTB_NUM_AVG	时隙B的样本和/均值。指定均值系数 $N_B$ ，其为ADC之后进行求和及均值的连续样本数。寄存器0x70至寄存器0x7F保存样本和。寄存器0x64至寄存器0x6B及寄存器0x60中的数据缓冲器将数据均值保存在16位寄存器中，均值可用于提高SNR而无需削波。数据速率由SLOTB_NUM_AVG位的值抽取。 0：1。 1：2。 2：4。 3：8。 4：16。 5：32。 6：64。 7：128。
	7	0x0	R/W	保留	写入0x0。
	[6:4]	0x0	R/W	SLOTA_NUM_AVG	时隙A的样本和/均值。 $N_A$ ：同位[10:8]，但用于时隙A。参见寄存器0x15位[10:8]中的说明。
	[3:0]	0x0	R/W	保留	写入0x0。
0x18	[15:0]	0x2000	R/W	SLOTA_CH1_OFFSET	时隙A通道1 ADC失调。从原始ADC值减去该值。典型值为0x2000。
0x19	[15:0]	0x2000	R/W	SLOTA_CH2_OFFSET	时隙A通道2 ADC失调。从原始ADC值减去该值。典型值为0x2000。
0x1A	[15:0]	0x2000	R/W	SLOTA_CH3_OFFSET	时隙A通道3 ADC失调。从原始ADC值减去该值。典型值为0x2000。
0x1B	[15:0]	0x2000	R/W	SLOTA_CH4_OFFSET	时隙A通道4 ADC失调。从原始ADC值减去该值。典型值为0x2000。
0x1E	[15:0]	0x2000	R/W	SLOTB_CH1_OFFSET	时隙B通道1 ADC失调。从原始ADC值减去该值。典型值为0x2000。



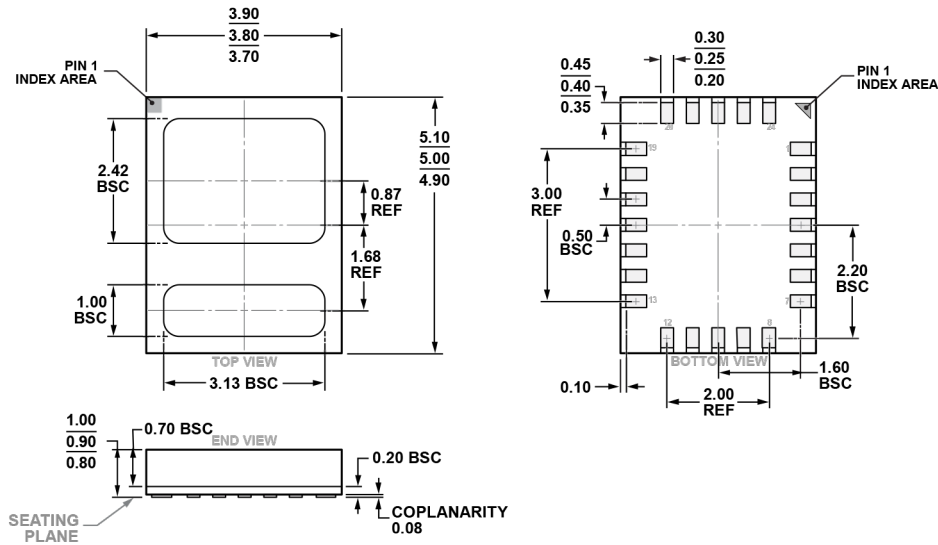
地址	数据位	默认值	访问类型	名称	描述
0x1F	[15:0]	0x2000	R/W	SLOTB_CH2_OFFSET	时隙B通道2 ADC失调。从原始ADC值减去该值。典型值为0x2000。
0x20	[15:0]	0x2000	R/W	SLOTB_CH3_OFFSET	时隙B通道3 ADC失调。从原始ADC值减去该值。典型值为0x2000。
0x21	[15:0]	0x2000	R/W	SLOTB_CH4_OFFSET	时隙B通道4 ADC失调。从原始ADC值减去该值。典型值为0x2000。

## 数据寄存器

表33. 数据寄存器

地址	数据位	访问类型	名称	描述
0x60	[15:0]	R	FIFO_DATA	FIFO中的下一可用字。
0x64	[15:0]	R	SLOTA_CH1_16BIT	时隙A中的通道1的16位值。
0x65	[15:0]	R	SLOTA_CH2_16BIT	时隙A中的通道2的16位值。
0x66	[15:0]	R	SLOTA_CH3_16BIT	时隙A中的通道3的16位值。
0x67	[15:0]	R	SLOTA_CH4_16BIT	时隙A中的通道4的16位值。
0x68	[15:0]	R	SLOTB_CH1_16BIT	时隙B中的通道1的16位值。
0x69	[15:0]	R	SLOTB_CH2_16BIT	时隙B中的通道2的16位值。
0x6A	[15:0]	R	SLOTB_CH3_16BIT	时隙B中的通道3的16位值。
0x6B	[15:0]	R	SLOTB_CH4_16BIT	时隙B中的通道4的16位值。
0x70	[15:0]	R	SLOTA_CH1_LOW	时隙A中的通道1的低位数据字。
0x71	[15:0]	R	SLOTA_CH2_LOW	时隙A中的通道2的低位数据字。
0x72	[15:0]	R	SLOTA_CH3_LOW	时隙A中的通道3的低位数据字。
0x73	[15:0]	R	SLOTA_CH4_LOW	时隙A中的通道4的低位数据字。
0x74	[15:0]	R	SLOTA_CH1_HIGH	时隙A中的通道1的高位数据字。
0x75	[15:0]	R	SLOTA_CH2_HIGH	时隙A中的通道2的高位数据字。
0x76	[15:0]	R	SLOTA_CH3_HIGH	时隙A中的通道3的高位数据字。
0x77	[15:0]	R	SLOTA_CH4_HIGH	时隙A中的通道4的高位数据字。
0x78	[15:0]	R	SLOTB_CH1_LOW	时隙B中的通道1的低位数据字。
0x79	[15:0]	R	SLOTB_CH2_LOW	时隙B中的通道2的低位数据字。
0x7A	[15:0]	R	SLOTB_CH3_LOW	时隙B中的通道3的低位数据字。
0x7B	[15:0]	R	SLOTB_CH4_LOW	时隙B中的通道4的低位数据字。
0x7C	[15:0]	R	SLOTB_CH1_HIGH	时隙B中的通道1的高位数据字。
0x7D	[15:0]	R	SLOTB_CH2_HIGH	时隙B中的通道2的高位数据字。
0x7E	[15:0]	R	SLOTB_CH3_HIGH	时隙B中的通道3的高位数据字。
0x7F	[15:0]	R	SLOTB_CH4_HIGH	时隙B中的通道4的高位数据字。

外形尺寸



11-14-2016-A

图43. 24引脚芯片阵列小型封装、无引脚腔[LGA\_CAV]  
 3.80 mm × 5.00 mm 本体、0.9 mm 封装高度  
 (CE-24-1)  
 尺寸单位: mm

订购指南

型号 <sup>1,2</sup>	温度范围	封装描述	封装选项
ADPD188BI-ACEZR7	-40°C至+85°C	24引脚芯片阵列小型封装、无引脚腔[LGA_CAV], 7"卷带和卷盘	CE-24-1
ADPD188BI-ACEZRL	-40°C至+85°C	24引脚芯片阵列小型封装、无引脚腔[LGA_CAV], 13"卷带和卷盘	CE-24-1
EVAL-ADPD188BIZ-SK		评估板	

<sup>1</sup> Z = 符合RoHS标准的兼容器件。  
<sup>2</sup> EVAL-ADPDUZ是与EVAL-ADPD188BIZ评估板接口所需的微控制器板, 需另行订购。

